

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/005296

International filing date: 16 March 2005 (16.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-208524  
Filing date: 15 July 2004 (15.07.2004)

Date of receipt at the International Bureau: 12 May 2005 (12.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

16.3.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2004年 7月15日

出願番号  
Application Number: 特願2004-208524

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号  
The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

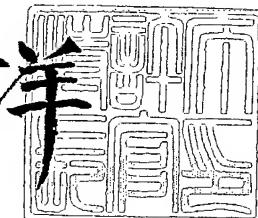
J P 2 0 0 4 - 2 0 8 5 2 4

出願人  
Applicant(s): 松下電器産業株式会社

2005年 4月21日

特許長官  
Commissioner,  
Japan Patent Office

小川洋



【書類名】 特許願  
【整理番号】 2925160021  
【提出日】 平成16年 7月15日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 33/00  
【発明者】  
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内  
【氏名】 永井 秀男  
【特許出願人】  
【識別番号】 000005821  
【氏名又は名称】 松下電器産業株式会社  
【代理人】  
【識別番号】 100090446  
【弁理士】  
【氏名又は名称】 中島 司朗  
【先の出願に基づく優先権主張】  
【出願番号】 特願2004- 79299  
【出願日】 平成16年 3月18日  
【手数料の表示】  
【予納台帳番号】 014823  
【納付金額】 16,000円  
【提出物件の目録】  
【物件名】 特許請求の範囲 1  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【包括委任状番号】 9003742

## 【書類名】特許請求の範囲

## 【請求項 1】

窒化物半導体からなる n 型半導体層と p 型半導体層とで量子井戸発光層を挟んでなる半導体多層膜を有し、前記 p 型半導体層に対向して p 側電極を設け、前記発光層で発生する光を前記 n 型半導体層側から取り出す構成とした半導体発光装置であって、

前記 p 側電極から p 型半導体層へ流入する電流の、前記半導体多層膜の積層方向と直交する面内における集中領域が当該面方向に分散する構成とされていることを特徴とする半導体発光装置。

## 【請求項 2】

前記 p 側電極の前記 p 型半導体層に対向する面は、複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成されており、当該凹凸面における凸部頂部と p 型半導体層とが接合されていて、

p 側電極に供給される電流が、前記凸部頂部から前記 p 型半導体層へ流入することを特徴とする請求項 1 記載の半導体発光装置。

## 【請求項 3】

前記 p 側電極は、前記発光層から向かってくる光を前記 n 型半導体層側へ反射する金属材料で形成されていることを特徴とする請求項 2 記載の半導体発光装置。

## 【請求項 4】

前記凹凸面における凹部には絶縁材が充填されていることを特徴とする請求項 2 または 3 記載の半導体発光装置。

## 【請求項 5】

前記絶縁材は、前記発光層で発生する光に対して透明な材料で形成されていることを特徴とする請求項 4 記載の半導体発光装置。

## 【請求項 6】

前記絶縁材は、前記 p 型半導体層を形成する窒化物半導体材料と略同じ屈折率を有する材料で形成されていることを特徴とする請求項 4 または 5 記載の半導体発光装置。

## 【請求項 7】

駆動電流値を前記発光層の主面積で除した平均電流密度が 50 A/cm<sup>2</sup> 以下となる範囲で使用され、前記 p 型電極は前記発光層の略全面に臨むように形成されている半導体発光装置であって、

使用時において、前記 p 側電極の前記凸部頂部に、少なくとも 100 A/cm<sup>2</sup> の電流密度で電流が流れるように、前記凹凸面における凸部と凹部の比率が設定されていることを特徴とする請求項 2 ～ 6 のいずれか 1 項に記載の半導体発光装置。

## 【請求項 8】

前記 p 型半導体層の前記 p 側電極に面する表面は、格子欠陥が集結してなる高欠陥領域と、前記高欠陥領域の近傍に形成された低欠陥領域とに区別され、

前記 p 型半導体と接合されている前記凸部が低欠陥領域に対応する位置に形成されていることを特徴とする請求項 2 ～ 7 のいずれか 1 項に記載の半導体発光装置。

## 【請求項 9】

前記半導体多層膜の前記 p 側電極との対向面が複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成されており、当該凹凸面における凸部頂部の p 型半導体層部分において、当該 p 型半導体層と前記 p 側電極とが電気的に接続されていて、

p 側電極に供給される電流が、前記凸部頂部に流入されることを特徴とする請求項 1 記載の半導体発光装置。

## 【請求項 10】

前記 p 側電極は、前記発光層から向かってくる光を前記 n 型半導体層側へ反射する金属材料で形成されていることを特徴とする請求項 9 記載の半導体発光装置。

## 【請求項 11】

前記凹凸面における凹部底部が、前記 n 型半導体層中に存することを特徴とする請求項 9 または 10 記載の半導体発光装置。

**【請求項12】**

前記半導体多層膜の前記p側電極と対向する表面は、格子欠陥が集結してなる高欠陥領域と、前記高欠陥領域の近傍に形成された低欠陥領域とに区別され、

前記凹凸面における凸部頂部が低欠陥領域となるように当該凹凸面が形成されていることを特徴とする請求項9～11のいずれか1項に記載の半導体発光装置。

**【請求項13】**

前記n型半導体層、前記量子井戸発光層および前記p型半導体層からなる半導体多層膜を、当該p型半導体層側で支持するベース基板と、

当該ベース基板で受けるような形で、前記半導体多層膜の側面およびベース基板とは反対側の正面を覆うように形成された蛍光体膜と、

を有することを特徴とする請求項1～12のいずれか1項に記載の半導体発光装置。

**【請求項14】**

実装基板を有し、

請求項1～13のいずれか1項に記載の半導体発光装置が前記実装基板に実装されることを特徴とする照明モジュール。

**【請求項15】**

光源として、請求項14に記載の照明モジュールを備えたことを特徴とする照明装置。

**【請求項16】**

基板に半導体発光装置が搭載され、当該半導体発光装置が樹脂でモールドされてなる表面実装部品であって、

前記基板に搭載される半導体発光装置として、請求項1～13のいずれか1項に記載の半導体発光装置が用いられていることを特徴とする表面実装部品。

**【請求項17】**

半導体発光装置が縦横に配列されてなるドットマトリックス表示装置であって、

配列される半導体発光装置として、請求項1～13のいずれか1項に記載の半導体発光装置が用いられていることを特徴とする表示装置。

【書類名】明細書

【発明の名称】半導体発光装置、照明モジュール、照明装置、表面実装部品、および表示装置

【技術分野】

【0001】

本発明は、半導体発光装置、照明モジュール、照明装置、表面実装部品、および表示装置に関し、特に、量子井戸発光層を有する窒化物半導体発光装置等に関する。

【背景技術】

【0002】

GaN系半導体は、一般式  $B_z A_{1-x} Ga_{1-x-y-z} I_n y N_{1-v-w} As_v P_w$  ( $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq z \leq 1$ 、 $0 \leq x + y + z \leq 1$ 、 $0 \leq v \leq 1$ 、 $0 \leq w \leq 1$ 、 $0 \leq v + w \leq 1$ ) で表されるIII-V族窒化物半導体（一般に  $BA_1Ga_1NAsP$  と記載される。）である。各層が当該GaN系半導体材料で形成される半導体多層膜を有する半導体発光装置の一つに発光ダイオード（以下、「LED（Light Emission Diode）」という。）がある。当該LEDは、発光層を構成する半導体の上記組成比に応じて紫外域200nm～赤外域1700nmの広範囲において発光可能なものとして知られている。特に現時点では、青緑色よりも短波長域の青色発光領域での応用で普及しつつある。

【0003】

青色発光するLED（青色LED）は、これと蛍光体とを組み合わせてなる白色LEDと共に、携帯電話に代表される電子機器に搭載され爆発的に普及し続けている。また、LEDは白熱電球やハロゲン電球に比べて長寿命であることから、白色LEDを照明に用いる研究が活発になされており、将来的には既存の照明光源に代わる可能性を秘めている。

LEDを一般的な照明光源に使用するためには、先ず、発光効率のさらなる向上が不可欠である。一般にLEDの発光効率を示す指標として、内部量子効率と外部量子効率がある。内部量子効率とは、発光層に注入された電流が発光層内で光に変換される割合であり、当該内部量子効率は、電子と正孔の発光再結合の割合に比例する。外部量子効率は、同じく注入された電流がLEDチップの外に光として取り出される割合である。即ち、両者は、内部量子効率と発光層で発生した光がLEDチップ外に取り出される割合（光取出し効率）との積が外部量子効率となるといった関係にある。

【0004】

LEDの一般的な構成として、p型半導体層ー発光層ーn型半導体層の接合構造を有するものがある。そして、n型半導体層に形成されたn側電極とp型半導体層に形成されたp側電極の両電極から給電することにより、発光層が発光する。ここで、光取出し面に位置することとなる電極は、光射出の邪魔にならないようする必要がある。例えば、p型半導体層側が光取出し側となる場合には、p側電極は、p型半導体層主面の片隅に可能な限り小面積で形成されることとなる。

【0005】

ところで、GaN系半導体においては、一般的に、低抵抗のp型半導体層の製造が容易ではなく、上記のように電極を設けたのでは、発光層全体に均一に電流を流すことが困難となり、電極の直下およびその近傍しか発光しない。そこで、従来、p型半導体層の全面に透明電極を形成した上に前記p側電極（台座電極という場合もある。）を設けるような工夫がなされている（特許文献1参照）。これにより、p側電極から流された電流が透明電極によって拡散され、p型半導体層全体から発光層へ電流を流すことが可能となって、発光効率が改善されることとなる。

【0006】

また、発光効率を向上させるために、発光層を薄くして電子波の波長程度の厚さとする量子井戸構造を採用したものもある（特許文献2参照。）。量子井戸構造を採用すると、電子と正孔の再結合（発光再結合）の割合が増えるために、さらに発光効率の向上が期待できる。

【特許文献1】特開2003-110138号公報

【特許文献2】特開平11-330552号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、量子井戸構造を採用したLEDは、採用しないものよりも発光効率を向上させることができるもの、GaN系LEDでは、以下のような課題が残されている。

現在普及しているGaN系半導体では、材料固有の性質から生じる応力によりピエゾ効果が働く結果、電子と正孔の発光再結合が妨げられ、このことが、内部量子効率を下げる原因となっているのである。その理由の概要について、以下に説明する。

【0008】

量子井戸構造は、発光層での発光再結合の割合を高めるべく電子と正孔をエネルギー障壁で閉じ込めるために用いられている。井戸層における電子と正孔の各キャリアの存在確率は波動分布関数で与えられ、それらの空間的な重なり割合（発光層の同じ位置に存在する割合）が発光再結合の割合に比例する。

ところが、ピエゾ効果によって内部電界が発生するので、電子と正孔はそれぞれ井戸層の両側に偏って分布することになる。すなわち、井戸層において電子と正孔の空間的重なり割合が減少するために、発光再結合の割合が下がり、発光効率が下がってしまうのである。

【0009】

井戸層内のキャリア密度を高めれば、内部電界が終端されるスクリーニング効果が働き、ピエゾ効果によって生じる内部電界をうち消すことができる。その結果、井戸層における電子と正孔の空間的な重なり割合が増加し、発光再結合の割合が上がり、内部量子効率を高められる。

キャリア密度を高めるためには、発光層への注入電流を増やせばよいのであるが、そうすると、発熱量が増えてLEDチップ温度が上昇するため、LEDチップそのものの特性劣化や、一般的にLEDチップ周りを覆う樹脂の劣化などといった弊害を招いてしまう。

【0010】

本発明は、発光層への注入電流を許容範囲に抑えつつ、発光効率を向上させることができ、半導体発光装置、当該半導体発光装置を用いた照明モジュール、照明装置、表面実装部品、および表示装置を提供することを目的とする。

【課題を解決するための手段】

【0011】

上記の目的を達成するため、本発明に係る半導体発光装置は、窒化物半導体からなるn型半導体層とp型半導体層とで量子井戸発光層を挟んでなる半導体多層膜を有し、前記p型半導体層に対向してp側電極を設け、前記発光層で発生する光を前記n型半導体層側から取り出す構成とした半導体発光装置であって、前記p側電極からp型半導体層へ流入する電流の、前記半導体多層膜の積層方向と直交する面内における集中領域が当該面方向に分散する構成とされていることを特徴とする。

【0012】

前記p側電極の前記p型半導体層に対向する面は、複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成されており、当該凹凸面における凸部頂部とp型半導体層とが接合されていて、p側電極に供給される電流が、前記凸部頂部から前記p型半導体層へ流入することを特徴とする。

前記p側電極は、前記発光層から向かってくる光を前記n型半導体層側へ反射する金属材料で形成されていることを特徴とする。

【0013】

前記凹凸面における凹部には絶縁材が充填されていることを特徴とする。

前記絶縁材は、前記発光層が発生する光に対して透明な材料で形成されていることを特徴とする。

前記絶縁材は、前記p型半導体層を形成する窒化物半導体材料と略同じ屈折率を有する材料で形成されていることを特徴とする。

【0014】

駆動電流値を前記発光層の主面積で除した平均電流密度が50A/cm<sup>2</sup>以下となる範囲で使用され、前記p型電極は前記発光層の略全面に臨むように形成されている半導体発光装置であって、使用時において、前記p側電極の前記凸部頂部に、少なくとも100A/cm<sup>2</sup>の電流密度で電流が流れるように、前記凹凸面における凸部と凹部の比率が設定されていることを特徴とする。

【0015】

前記p型半導体層の前記p側電極に面する表面は、格子欠陥が集結してなる高欠陥領域と、前記高欠陥領域の近傍に形成された低欠陥領域とに区別され、前記p型半導体と接合されている前記凸部が低欠陥領域に対応する位置に形成されていることを特徴とする。

前記半導体多層膜の前記p側電極との対向面が複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成されており、当該凹凸面における凸部頂部のp型半導体層部分において、当該p型半導体層と前記p側電極とが電気的に接続されていて、p側電極に供給される電流が、前記凸部頂部に流入されることを特徴とする。

【0016】

前記p側電極は、前記発光層から向かってくる光を前記n型半導体層側へ反射する金属材料で形成されていることを特徴とする。

前記凹凸面における凹部底部が、前記n型半導体層中に存することを特徴とする。

前記半導体多層膜の前記p側電極と対向する表面は、格子欠陥が集結してなる高欠陥領域と、前記高欠陥領域の近傍に形成された低欠陥領域とに区別され、

前記凹凸面における凸部頂部が低欠陥領域となるように当該凹凸面が形成されていることを特徴とする。

【0017】

前記n型半導体層、前記量子井戸発光層および前記p型半導体層からなる半導体多層膜を、当該p型半導体層側で支持するベース基板と、当該ベース基板で受けるような形で、前記半導体多層膜の側面およびベース基板とは反対側の主面を覆うように形成された蛍光体膜とを有することを特徴とする。

上記の目的を達成するため、本発明に係る照明モジュールは、実装基板を有し、上記の半導体発光装置が前記実装基板に実装されていることを特徴とする。

【0018】

上記の目的を達成するため、本発明に係る照明装置は、光源として、前記照明モジュールを備えたことを特徴とする。

上記の目的を達成するため、本発明に係る表面実装部品は、基板に半導体発光装置が搭載され、当該半導体発光装置が樹脂でモールドされてなる表面実装部品であって、前記基板に搭載される半導体発光装置として、上記の半導体発光装置が用いられていることを特徴とする。

【0019】

上記の目的を達成するため、本発明に係る表示装置は、半導体発光装置が縦横に配列されてなるドットマトリックス表示装置であって、配列される半導体発光装置として、上記の半導体発光装置が用いられていることを特徴とする。

【発明の効果】

【0020】

本発明に係る半導体発光装置によれば、半導体多層膜を構成するp型半導体層に対向して設けられたp側電極からp型半導体層へ流入する電流の、半導体多層膜の積層方向と直交する面内における集中領域が、当該面方向に分散するので、p側電極に供給される電流は、その密度（電流密度）が高められて、p型半導体層、ひいては量子井戸発光層に注入されることとなる。これにより、発光層においては、電流密度（キャリア密度）高くなり、スクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して

、発光量が増大する。しかも、電流の前記集中領域は、前記面方向に分散しているので、発光層における発光量も全体的に一様に増大し、発光層全体としての発光量が増大する。その結果、駆動電流（発光層に注入する電流の総量）を増大させることなく、発光効率を向上することが可能となる。

#### 【0021】

また、p側電極のp型半導体層に対向する面を、複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成し、当該凹凸面における凸部頂部とp型半導体層とを接合する構造としてもよい。これにより、p側電極に駆動電流が流されると、当該電流は前記凸部頂部に集中しその密度（電流密度）が高められて、p型半導体層、ひいては量子井戸発光層に注入されることとなる。これにより、発光層においては、p側電極の前記凸部頂部に対応する領域で電流密度（キャリア密度）高くなり、当該領域においてスクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、この部分での発光量が増大する。また、p側電極の前記凸部頂部は、p型半導体層に対してほぼ一様に分散されているので、発光層における発光量もほぼ一様に増大し、発光層全体としての発光量が増大する。その結果、駆動電流（発光層に注入する電流の総量）を増大させることなく、発光効率を向上することが可能となる。

#### 【0022】

あるいは、半導体多層膜のp側電極との対向面を複数の凸部または複数の凹部が略一様に分散されてなる凹凸面に形成し、当該凹凸面における凸部頂部のp型半導体層部分において、当該p型半導体層と前記p側電極とを電気的に接続することとしてもよい。これによれば、p側電極に駆動電流が流されると、当該電流は前記凸部頂部に集中しその密度（電流密度）が高められて、p型半導体層、ひいては量子井戸発光層に注入されることとなる。これにより、発光層においては、前記凸部頂部に対応する領域で電流密度（キャリア密度）高くなり、当該領域においてスクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、この部分での発光量が増大する。また、前記凸部頂部は、ほぼ一様に分散されているので、発光層における発光量もほぼ一様に増大し、発光層全体としての発光量が増大する。その結果、駆動電流（発光層に注入する電流の総量）を増大させることなく、発光効率を向上することが可能となる。

#### 【0023】

本発明に係る照明モジュール、照明装置、表面実装部品、および表示装置によれば、上記した発光効率の高い半導体発光装置が用いられるため、高輝度化あるいは小型化を図ることができる。

また、半導体発光装置の発光効率が高まるため、従来と同等の光出力とすれば、発熱量は少なくなる。その結果、半導体発光装置の寿命を延ばすことができる。また、放熱機構をより簡略化できるため、照明装置、表面実装部品、あるいは表示装置の小型化（薄型化）、低コスト化を図ることができる。

#### 【発明を実施するための最良の形態】

##### 【0024】

以下、本発明の実施の形態について図面を参照しながら説明する。  
(実施の形態1)

図1(a)は、半導体発光装置である白色LEDチップ2(以下、単に「LEDチップ2」という。)の概略構成を示す平面図であり、図1(b)は、図1(a)における、A-A線断面図である。図1(a)は、後述する蛍光体膜8を除いた状態を表している(蛍光体膜8は一点鎖線の仮想線で表している。)。なお、図1を含む全ての図において、各構成要素間の縮尺は統一していない。

##### 【0025】

図1(a)、(b)に示すように、LEDチップ2は、ベース基板である金属基板4上に、円盤状(円柱状)をした半導体多層膜6と当該半導体多層膜6の側面および上面を覆う蛍光体膜8が設けられた構成をしている。なお、金属基板4は金(Au)からなる。チップ全体の大きさは、金属基板4が500μm角で厚さ50μm、蛍光体膜が直径460

$\mu\text{m}$ で厚さ200 $\mu\text{m}$ である。

### 【0026】

半導体多層膜6は、金属基板4側から順に、p型半導体層であるp-GaN層10(厚さ200nm)、InGaN/GaN多重量子井戸発光層12(厚さ50nm)、n型半導体層であるn-GaN層14(厚さ3 $\mu\text{m}$ )から成り、量子井戸構造を呈している。なお、半導体多層膜6の直径は400 $\mu\text{m}$ である。

半導体多層膜6の側面全面と上面(光取り出し面)の一部、および金属基板4上面の半導体多層膜6の形成領域を除く全面には、窒化シリコン膜からなる絶縁膜16が形成されている。

### 【0027】

n-GaN層14外側主面の外周に沿って、当該n-GaN層14側から順にTi/Pt/Au膜からなるn側電極18がリング状に形成されている。また、金属基板4上面には、前記絶縁膜16を介して、Ti/Pt/Au膜からなる導電膜が当該金属基板4側からこの順に形成されていて、当該導電膜がカソード給電端子20として構成されている。そして、前記n側電極18とカソード給電端子20とは、Ti/Pt/Au膜からなる導電体である配線22によって電気的に接続されている。配線22のn側電極18側における端部は、当該n側電極18からn-GaN層14の外側主面(光取り出し面)の側方に引き出された構成となっている。なお、n-GaN層14上面(光取り出し面)は、コーン状の突起が林立したような凹凸面に加工されている。当該凹凸構造14Aによって、光取り出し効率が改善される。

### 【0028】

p-GaN層10(発光層12)の下面の略全面に対向するようにp側電極24が設けられている。図1(c)は、p-GaN層10とこれよりも上部にある部材を取り除いた状態を示す平面図である。図1(b)、(c)に示すように、p側電極24は、直径約10 $\mu\text{m}$ の円柱状をした複数の凸部24Aが略一様に分散されてなる凹凸面24Bを有する。そして、各凸部24Aの頂部がp-GaN層10の下面と接合されている。このようにp側電極24と接合されたp-GaN層10は、当該p側電極24を介して金属基板4と電気的に接続されているので、金属基板4はアノード給電端子4として機能することとなる。なお、p側電極24は、p-GaN層10側から順に積層されたRh/Pt/Au膜からなり、前記発光層12からの光を高反射率でn-GaN層14側へ反射する機能を有している。また、凹凸面24Bにおける凹部24Cは、Ta<sub>2</sub>O<sub>5</sub>からなる絶縁材26で充塞されている。

### 【0029】

前記金属基板4で受けけるような形で形成された蛍光体膜8は、シリコーンなどの透光性樹脂に、(Ba, Sr)<sub>2</sub>SiO<sub>4</sub>:Eu<sup>2+</sup>やY<sub>3</sub>(Al, Ga)<sub>5</sub>O<sub>12</sub>:Ce<sup>3+</sup>の黄緑色蛍光体粉末とSr<sub>2</sub>Si<sub>5</sub>N<sub>8</sub>:Eu<sup>2+</sup>や(Ca, Sr)Si:Eu<sup>2+</sup>などの赤色蛍光体粉末とSiO<sub>2</sub>などの酸化金属微粒子を分散させたものからなる。なお、透光性樹脂にはエポキシ樹脂やポリイミド樹脂を用いても構わない。また、透光性樹脂の代わりに、金属アルコキシドを出発材料とするガラス材料、またはセラミック前駆体ポリマーからなるガラス材料を用いて構わない。

### 【0030】

上記の構成からなるLEDチップ2において、アノード給電端子4とカソード給電端子20を介して通電すると、発光層12から波長460nmの青色光が発せられる。発光層12から発した青色光の内、p-GaN層10に向かった光は、高反射率電極であるp側電極24でn-GaN層14側に反射される。n-GaN層14内に進行した光は、凹凸構造14Aの効果によって反射されることなくn-GaN層14層を透過され、蛍光体膜8で一部が吸収され黄緑色光と赤色光に変換される。そして、青色光と黄緑色光と赤色光が合成されて白色光となり、蛍光体膜8から出射される。

### 【0031】

このように、LEDチップ2は、p-GaN層10の略全面に対向して高反射率電極で

あるp側電極24を設け、n-GaN層14側から光を取り出す構成としているため、発光層12で発生し、そのままn-GaN層10に向かう光のみならず、p-GaN層10に向かった光もp側電極24で反射させてn-GaN層10から取り出すことができるこことなり、発光効率に優れたものとなる。

### 【0032】

また、上記したようにp側電極24のp-GaN層10に臨む面を凹凸面に形成し、当該凹凸面における凸部頂部をp-GaN層10と接合する構成としたことも、駆動電流の総量を増加させることなく発光効率を向上させることに大きく寄与している。以下、この点について詳細に説明する。

(i) p-GaN層が高抵抗であることによる発光効率の低下に対しては、p型半導体層の全面に例えれば透明電極を接合すること（以下、p型半導体層の略全面と接合された電極を「全面接合電極」と称する。）によって対応が可能であり、また(ii)量子井戸構造を採用したLEDにおいて、ピエゾ効果によって量子井戸発光層に生じる電界の影響を低減して発光効率を向上させるためには、前記全面接合電極を介して供給する電流の値を大きくすればよいことは、既述した通りである。しかしながら、単に電流値を大きくしただけでは、チップ全体の発熱が問題となるのであった。

### 【0033】

本実施の形態では、上述したように、p側電極24はp-GaN層10（p型半導体層）の略全面に臨むように設けることとしているものの、p側電極24のp-GaN層10との電気的な接続は、一様に分散させた凸部頂部で成すこととしている。その結果、p側電極24に流された（駆動）電流は、各凸部で集中しその密度（電流密度）を高められ、高められた状態をほぼ維持したまま、p-GaN層10、ひいては発光層12に注入されることとなる（なぜなら、p-GaN層10は、電気抵抗が高いため面方向に電流が拡がりにくいからである。）。その結果、発光層12においては、p側電極24の前記凸部に対応する各所で電流密度（キャリア密度）高くなり、当該各所においてスクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、この部分での発光量が増大する。そして、p側電極24の凸部は、p-GaN層10（発光層12）に対してほぼ一様に分散されているので、発光層12における発光量もほぼ一様に増大し、発光層全体としての発光量が増大するのである。

### 【0034】

本願発明者は、上記の効果を確認すべく実験を行った。当該実験に先立ち、本願発明者は、先ず、LEDチップ2において発熱による劣化を考慮した場合、当該チップサイズ（発光層の主面積：0.1256mm<sup>2</sup>）に対する電流値の上限は約63mAであることを確認した。LEDを照明用に用いる場合には、寿命が少なくとも1万時間はあることが望ましいと考えられるところ、電流値が63mAを超えると当該1万時間の寿命を満足することができないことを実験によって見出したのである。なお、駆動電流63mAを発光層（p-GaN層）の主面積で除して得られる平均電流密度は、約50A/cm<sup>2</sup>である。すなわち、チップサイズ（発光層の面積）が異なっても、平均電流密度が50A/cm<sup>2</sup>以下となるような駆動電流とすれば、寿命を満足することが可能となる。

### 【0035】

そして、p側電極における凸部の分布密度の異なるLEDチップを4個作成し、その各々を駆動電流63mAで駆動した際の輝度を測定した。具体的には、凸部の個数を異なることにより分布密度を変化させた。分布密度の程度は、開口率で表すこととした。開口率とは、p-GaN層（発光層）の主面積に対するp側電極の接合面積（凸部頂部の合計面積）の割合である。開口率が「1」の場合とは、p側電極が全面接合電極（すなわち、従来型のp側電極）であることを示している。そして、開口率は、その値が小さくなるほど、凸部の分布が粗になることを示している。なお、開口率の調整は、凸部の個数を変更する代わりに、凸部頂部の面積（凸部の大きさ）を変更することによっても可能である。

### 【0036】

ここで、実験に供したLEDチップは、開口率が「1」、「0.75」、「0.5」、「0.25」となる4種類である。また、蛍光体膜は設けずに、n-GaN層上面から射出される青色光の輝度を、当該n-GaN層上面から3cmの位置で測定した。

実験結果を図2に示す。図2において、横軸は開口率を示している。左縦軸は、相対輝度を示している。相対輝度は、開口率「1」の場合の測定輝度を「1」とし、各開口率における測定輝度を開口率「1」の測定輝度で除した値である。右縦軸は、駆動電流(63mA)をp側電極のp-GaN層との間の接合面積で除して得られる電流密度[A/cm<sup>2</sup>]を示している。以下、この電流密度を、半導体多層膜へ電流を注入する部分における電流密度を表しているという意味で「注入部電流密度」と称する。

#### 【0037】

図2から、開口率が1よりも小さくなると、すなわち、注入部電流密度が大きくなると相対輝度が上昇していることが確認される。このことは、発光層における電流密度(キャリア密度)の上昇によってスクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合の割合が増加し、発光効率が向上するためと考えられる。

開口率が小さくなるにつれ相対輝度は徐々に向上するものの、開口率0.5を下回ったあたりで最高の相対輝度約1.5となりその後は略一定となる。ここで開口率0.5における注入部電流密度は約100A/cm<sup>2</sup>である。すなわち、最高の相対輝度を得るためにには、少なくとも100A/cm<sup>2</sup>の注入部電流密度が必要であるといえる。換言すれば、少なくとも100A/cm<sup>2</sup>の注入部電流密度が得られる開口率となるように、p側電極の凹凸面を形成すればよいのである。なお、もちろん、注入部電流密度が100A/cm<sup>2</sup>以上となる開口率の上限は、上記0.5に限らず、駆動電流値(平均電流密度)によって変動するものである。但し、発熱の問題から、平均電流密度の上限は50A/cm<sup>2</sup>とするのである。

#### 【0038】

また、本実施の形態に係るLEDチップ2は、発光効率に関し、以下のような効果も有している。

p側電極24の前記凹凸面24Bの凹部24Cに充填されている絶縁材26を構成するTa<sub>2</sub>O<sub>5</sub>は、発光層12からの青色光に対して透明である(もちろん、可視光全般に対して透明であるが)ので、凹部24Cに入射した光を当該凹部24C表面で、n-GaN層14方向へ反射させることができるとなる。さらに、Ta<sub>2</sub>O<sub>5</sub>の屈折率はGaNの屈折率と比較的近いので、反射吸収の影響による光の損失が少ないと、発光効率の向上に寄与する。なお、凹部24に充填する絶縁材は、Ta<sub>2</sub>O<sub>5</sub>に限らない。例えば、GaNの屈折率に略等しく可視光に対して透明な絶縁材料として知られている、ZrO<sub>2</sub>、ZnO、Y<sub>2</sub>O<sub>3</sub>、TiO<sub>2</sub>、SrTiO<sub>3</sub>を用いることとしてもよい。あるいは、一般的な半導体デバイスの絶縁材料である酸化シリコンや窒化シリコンなども使える。また、これら絶縁材料を複数組み合わせて使うこととしてもよく、そうすることにより、屈折率の最適化を行うことが可能となる。また、絶縁材料を多数層に積層して凹部を充填し、絶縁材を形成することにより、当該絶縁材を分布プラグ高反射膜として機能させることも可能となる。

#### 【0039】

なお、ここで本明細書および特許請求の範囲において絶縁材(料)とは、抵抗率が10<sup>2</sup>Ω·cm以上、望ましくは10<sup>5</sup>Ω·cm以上、より望ましくは10<sup>8</sup>Ω·cm以上の材料を指し、一般的に高抵抗材料と称されている材料も含む趣旨で使用しており、例えばGaN系の半導体材料も含まれる。

また、LEDチップ2は、半導体多層膜6の光取り出し面側にサファイア基板等が配されていないので、当該半導体多層膜6からの光取出し効率の非常に高いものとなっている。

#### 【0040】

LEDチップ2は、上記した発光効率に関する効果以外にも、下記する効果を有する。LEDチップ2は、p-GaN層の略全面に臨んでp側電極24が配され、当該p側電極24において略一様に分散された凸部24から電流を注入することとしているため、半

導体多層膜6（発光層12）全体に電流を注入することができるので、動作電圧を下げることができる。

#### 【0041】

LEDチップ2は、高熱伝導率を有する金属基板4から、主に発光層12で生じた熱が後述する実装基板（セラミックス基板202、図25参照）に放散される関係上、これによっても発光層12の過熱を抑制することができることとなり、高出力、長寿命のLEDチップ（半導体発光装置）を実現できる。更に、後述する実装態様により、光取出し側となる上方には、ボンディングワイヤー等の出射光を遮るものがないので、影のない光を出射することができる。また、サファイア基板など絶縁性基板を含んでいないので、静電耐圧も向上する。

#### 【0042】

LEDチップ2は、上記したように、半導体多層膜の厚みが3μm程度であるのに比べて、蛍光体膜の厚みは200μmと十分に厚い。また、半導体多層膜の側面外周にも、蛍光体膜が設けられている。したがって、当該蛍光体膜は、半導体多層膜の周囲にほぼ一様な厚みで形成されていることとなり、これによって、蛍光体膜の厚みムラに起因する色ムラの少ない白色光を得ることができる。

#### 【0043】

LEDチップ2は、発光層12を含む半導体多層膜12が略円盤状（略円柱状）に形成されており、蛍光体膜8が当該半導体多層膜12に対してほぼ均一な厚みで形成されているので、当該LEDチップ2から得られる光のスポット形状もほぼ円形となる。したがって、LEDチップ2は、照明用光源として好適なものとなる。

LEDチップ2は半導体多層膜を支持するのに十分な厚みの金属基板（Auメッキ層）を有している。更に、蛍光体膜8も半導体多層膜の支持機能を有している。これらによりLEDチップ2のハンドリングが容易になっている。

#### 【0044】

上記の構成からなるLEDチップの製造方法について、図3～図6を参照にしながら説明する。なお、図3～図6では、LEDチップ2の各構成部分となる素材部分には100番台の符号付し、その下2桁にはLEDチップ2の対応する構成部分に付した番号を用いることとする。

まず、MOACVD法（有機金属化学気相成長法）を用い、図3に示すように2インチのサファイア基板28上にGaNバッファ層（不図示）、n-GaN層1014、InGaN/GaN多層量子井戸発光層1012、p-GaN層1010をこの順に結晶成長により積層する[図3（a）]。

#### 【0045】

次に絶縁材26（図1参照）となるTa<sub>2</sub>O<sub>5</sub>膜1026をスパッタにより積層する。その際、Ta<sub>2</sub>O<sub>5</sub>膜1026が不要な部分については、あらかじめマスクパターン（不図示）により覆っておく。Ta<sub>2</sub>O<sub>5</sub>膜1026を積層した後にマスクパターンを除去すると必要な部分に絶縁材26が形成される[図3（b）]。なお、先にTa<sub>2</sub>O<sub>5</sub>膜を積層した後、必要な部分をマスクパターンで覆い、不要部分をエッティングで除去しても構わない。

#### 【0046】

その後、Rh/Pt/Au層1024をこの順に電子ビーム蒸着法等により形成し[図3（c）]、更に、厚さ50μmのAuメッキ層1004を形成する[図3（d）]。

続いて、サファイア基板28を除去する工程に入る。まず、テフロン（登録商標）シートなどの高分子フィルム30をAuメッキ層1004側に張り付ける[図4（e）]。高分子フィルムは、サファイア基板28を除去した後の半導体多層膜1006やAuメッキ層1004を支持し、製造工程に於けるハンドリングを容易にするための支持部材として用いられる。

#### 【0047】

高分子フィルム30を張り付けた後、サファイア基板28側から波長355nmのYAG第3高調波レーザ光LBを、サファイア基板28全面を走査するように照射する[図4

(f) ]。照射されたレーザ光LBはサファイア基板28では吸収されず透過し、サファイア基板28とn-GaN1014層の界面のみで吸収されるため、局所的な発熱により界面付近に於けるGaNの結合が分解される。これによりサファイア基板28と半導体多層膜1006は結晶構造的には分離した状態となる。但し、分解によってできた金属Gaによりサファイア基板28に半導体多層膜1006が接着した状態にある。金属Gaの融点は29℃と低いので加熱した塩酸などに浸すと容易にサファイア基板28と半導体多層膜1006は分離する[図4 (g) ]。なお、YAG第3高調波レーザ光以外にも、波長248nmのKrFエキシマレーザ光や、365nmの水銀灯輝線を用いることができる。また、サファイア基板28を研磨により除去することもあり得る。

#### 【0048】

次に、LEDチップ2となる半導体多層膜を形成するために、LEDチップ2となる部分をマスクパターン(不図示)で覆い、Auメッキ層1004が現れるまで気相或いは液相エッチングで不要な半導体多層膜1006を除去する[図5 (h) ]。その後、n-GaN層14の光取出し面に光取出し凹凸構造14Aを形成するため、前記マスクパターン(不図示)を除去した後、今度は、半導体多層膜6上面以外の部分をマスクパターン(不図示)で覆い、KOHなどの溶液に浸す。すると露出表面にコーン状の凹凸が形成される。凹凸形状は、溶液の濃度や温度、浸す時間、印加する電流/電圧などにより制御することができる。凹凸形状(凹凸構造14A)を形成した後、マスクパターン(不図示)を除去する[図5 (i) ]。

#### 【0049】

半導体多層膜6の表面保護と絶縁を目的として、窒化シリコン膜1016を形成する。n-GaN層14上面の縁周辺を僅かに残す状態で、n-GaN層14上面をマスクパターン(不図示)で覆った後、スパッタなどにより窒化シリコン膜1016を積層し、その後、前記マスクパターンを除去すると、半導体多層膜6側のAuメッキ層1004表面も含めて、n-GaN層14上面以外の部分に窒化シリコン膜1016を形成することができる[図5 (j) ]。

#### 【0050】

窒化シリコン膜1016を形成した後、n側電極18、配線22、及びカソード給電端子20を形成するために、Al/Pt/Au膜を形成する[図6 (k) ]。LEDチップ2の分離部分と周辺を少し開けてn-GaN層14上面をマスクパターン(不図示)で覆った後、電子ビーム蒸着などでAl/Pt/Au膜をこの順に形成し、前記マスクパターンを除去する。

#### 【0051】

続いて蛍光体膜8の形成工程を説明する。蛍光体膜8は半導体多層膜6部分を覆うように立体的に形成する。そのため、先に示した蛍光体粉末と酸化金属微粒子を適量分散させたシリコーン樹脂ペーストで、半導体多層膜6部分を覆うようにスクリーン印刷法などを用いて必要部分に塗布し、熱硬化して形成する[図6 (l) ]。

一般に蛍光体膜厚が変わると発光層からの青色光と蛍光体からの緑黄色光及び赤色光との割合が変わるために、これらの色が合成されてなる白色光の色調も変わる。スクリーン印刷を用いることにより蛍光体膜厚を一定にすることができるので、ほぼ設計値に近い白色光を得ることが可能である。しかしながら、特に照明用途のように僅かな色調も重要な場合は、蛍光体膜厚を設計値よりも厚く形成し、発光させて色調を確認し、設計値から外れている場合は、設計値の色調になるように蛍光体膜を研磨することにより、調整することも可能である。この作業は、LEDチップに分離する前でも後でも可能である。スクリーン印刷により蛍光体膜を形成するので、各LEDチップ内での蛍光体厚が均一にできるだけでなく、同時に作製しているウエハー内においても均一な蛍光体厚を実現することができるので、各LEDチップの色ムラだけでなく、LEDチップ間の色バラツキも抑制することが可能である。また、蛍光体膜がLEDチップ状態で一体化されていることから、実装基板への実装前にLEDチップの色を選択することが可能となる。その結果、実装基板に青色LEDチップを実装した後、蛍光体膜を形成する一般的な白色LEDよりも、

実装歩留まりを格段に高めることができる。

### 【0052】

最後にダイシングブレードDBにより、チップ個片に分割することで、LEDチップ2(図1参照)が完成する[図6(m)]。

#### (実施の形態2)

図7(a)は、半導体発光装置である白色LEDチップ52(以下、単に「LEDチップ52」という。)の平面図であり、図7(b)は、図7(a)におけるB・B線断面図である。また、図8(a)は、LEDチップ52の下面図である。なお、図7(a)は、後述する蛍光体膜58(図7(b)参照)を除いた状態を表している。

### 【0053】

図7に示すように、LEDチップ52は、ベース基板となる高抵抗Si基板54(以下、単に「Si基板54」という。)上に、半導体多層膜56と蛍光体膜58が設けられた構成をしている。Si基板54は、半導体多層膜56の正面よりも一回り大きな面積の正面を有しており、半導体多層膜56は、Si基板54における一方の正面の中ほどに配されている。

### 【0054】

半導体多層膜56は、Si基板54側から順に、p型半導体層であるp-A1GaN層60(厚さ200nm)、A1GaN/IInGaN多重量子井戸発光層62(厚さ40nm)、n型半導体層であるn-A1GaN層64(厚さ20μm)、n-GaN層(厚さ5μm:図7では不図示)から成り、量子井戸構造を呈している。

チップサイズは500μm角、厚さ250μm(Si基板54厚50μm、蛍光体膜58厚200μm(Si基板54上面からの高さ))である。また、半導体多層膜56の厚みは上記の通りであり、その正面のサイズは、400μm角である。

### 【0055】

p-A1GaN層60の下面(発光層62と反対側の正面)の略全面に対向するようにp側電極66が設けられている。p側電極66は、p-A1GaN層60側から順に積層されたRh/Pt/Au膜からなり、前記発光層62からの光を高反射率でn-A1GaN層64側へ反射する機能を有している。なお、半導体多層膜56とp側電極66とは、後述するように、別途サファイア基板94(図9参照)上に半導体プロセスによって形成した後、Si基板54に転写したものである。

### 【0056】

Si基板54の上面の少なくとも前記p側電極66に対応する領域には、導電部材である導電膜68が形成されている。導電膜68は、Ti/Pt/Au膜からなり、前記p側電極66と、Au/Snといった導電材料からなる接合層70を介して接合されている。

半導体多層膜56において光取出し面となる前記n-A1GaN層64上面(発光層62と反対側の正面)には、光取出し効率を改善するために、凹凸構造72が形成されている。当該凹凸構造72は、後述するように、n-A1GaN層64上面に一様な厚みで形成したタンタルオキサイド(Ta<sub>2</sub>O<sub>5</sub>)膜74の一部を選択的にエッチングによって除去することによって形成されたものである。また、n-A1GaN層64上面の一部領域には、Ti/Pt/AuからなるL字状をしたn側電極76が形成されている。

### 【0057】

半導体多層膜56の側面の全面と上面の一部(上面を外周に沿って縁取るような形)には、窒化シリコンからなる絶縁膜78が形成されている。

Si基板54の下面(半導体多層膜56の形成側とは反対の面)には、Ti/Auからなるアノード給電端子80とカソード給電端子82とが形成されている。

前記導電膜68は、前記半導体多層膜56の下面からはみ出した延設部68Aを有している。導電膜68は、当該延設部68Aにおいて、Si基板54に開設されたスルーホール84を介してアノード給電端子80と電気的に接続されている。

### 【0058】

一方、L字状をしたn側電極76のコーナー部76Aに、Si基板54にまで至る配線

86の一端部が接続されている。配線86のn側電極76側端部部分は、n側電極76との接続部位からn-A1GaN層64外側正面（光取出し面）の側方に引き出された構成となっており、ここから、半導体多層膜56の側面に沿ってSi基板54に至っている。なお、配線86は、Ti/Pt/Au膜からなり、半導体多層膜56とは、前記絶縁膜78によって電気的に絶縁されている。配線86のSi基板54側端部とカソード給電端子82とは、Si基板54に開設されたスルーホール88を介して電気的に接続されている。なお、スルーホール84、88は、Si基板54の厚み方向に開設された貫通孔にPtを充填してなるものである。

### 【0059】

蛍光体膜58は、Si基板54で受けるような形で、前記半導体多層膜56の側面およびSi基板とは反対側の正面（光取り出し面）を覆うように形成されている。蛍光体膜58は、シリコーンなどの透光性樹脂に、青色蛍光体として例えば(Ba, Sr)MgAl<sub>10</sub>O<sub>17</sub>:Eu<sup>2+</sup>や(Ba, Sr, Ca, Mg)<sub>10</sub>(PO<sub>4</sub>)<sub>6</sub>Cl<sub>2</sub>:Eu<sup>2+</sup>などから少なくとも1種類、緑色蛍光体として例えばBaMgAl<sub>10</sub>O<sub>17</sub>:Eu<sup>2+</sup>, Mn<sup>2+</sup>や(Ba, Sr)<sub>2</sub>SiO<sub>4</sub>:Eu<sup>2+</sup>などから少なくとも1種類、黄色蛍光体として例えば(Sr, Ba)<sub>2</sub>SiO<sub>4</sub>:Eu<sup>2+</sup>を少なくとも1種類、赤色蛍光体として例えばLa<sub>2</sub>O<sub>2</sub>S:Eu<sup>3+</sup>やCaS:Eu<sup>2+</sup>やSr<sub>2</sub>Si<sub>5</sub>N<sub>8</sub>:Eu<sup>2+</sup>などから少なくとも1種類の計4色の蛍光体粉末とSiO<sub>2</sub>などの酸化金属微粒子を分散させたものからなる。なお、透光性樹脂にはエポキシ樹脂やポリイミド樹脂を用いても構わない。また、透光性樹脂の代わりに、金属アルコキシドを出発材料とするガラス材料、またはセラミック前駆体ポリマーからなるガラス材料を用いて構わない。蛍光体膜58は、全体に渡ってほぼ一様な厚みを有している。

### 【0060】

また、半導体多層膜56周囲におけるSi基板54と蛍光体膜58との間には、A1からなる光反射膜90が形成されている。

LEDチップ52においても、実施の形態1に係るLEDチップ2と同様、p側電極のp型半導体層と対向する面は、凹凸面に形成されている。

図8(b)は、p側電極66(図7(b)参照)のみを表した平面図であり、図8(c)は、図8(b)におけるD-D線断面図である。

### 【0061】

図8(b)と図7(b)を参照しながら説明すると、p側電極66は、歯状をした複数の凸部66Aが平行に略等間隔で配されて(略一様に分散されて)形成されたストライプ状の凹凸面66Bを有する。そして、各凸部66Aの頂部がp-A1GaN層60の下面と接合されている。凹凸面66Bの凹部66Cは、酸化シリコンからなる絶縁材92で充塞されている。なお、絶縁材92としては、酸化シリコン以外にTa<sub>2</sub>O<sub>5</sub>や実施の形態1で紹介した他の材料を用いてもよい。半導体多層膜56には、その積層方向に線状の格子欠陥が存在するのであるが、この格子欠陥は、製造過程において、絶縁材92が配される領域に出現するよう制御される。この格子欠陥に関しては、後述するLEDチップ52の製造方法において説明することとする。

### 【0062】

上記の構成からなるLEDチップ52において、アノード給電端子80とカソード給電端子82を介して給電すると、半導体多層膜56の発光層62から波長390nmの近紫外光が発せられる。発光層62から発した近紫外光の大半は、n-A1GaN層64側から出射され、蛍光体膜58で吸収される。蛍光体膜58で近紫外光は白色光に変換される。

### 【0063】

上記したように、半導体多層膜56の厚みが3μm未満であるのに比べて、蛍光体膜58の厚みは200μmと十分に厚い。また、半導体多層膜56の側面外周にも、蛍光体膜58が設けられている。したがって、当該蛍光体膜58は、半導体多層膜56の周囲にほぼ一様な厚みで形成されていることとなり、これによって、蛍光体膜58の厚みムラに起因する色ムラの少ない白色光を得ることができる。

## 【0064】

本実施の形態のLEDチップ52は、p側電極66に高反射率電極を採用したことにより半導体多層膜56からの光取り出し効率が大幅に改善される。また、光取出し面となる前記n-A1GaN層64上面に設けられた凹凸構造72によっても、半導体多層膜56からの光取り出し効率が向上する。さらに、上記光反射膜90によって、LEDチップ52からの光取り出し効率が改善される。

## 【0065】

さらに、LEDチップ52は、半導体多層膜56の光取り出し面側にサファイア基板等が配されていないので、発光層からの光がサファイア基板等を介して当該LEDチップ外へと放出されるタイプのものと比較して、当該半導体多層膜56からの光取出し効率の非常に高いものとなっている。

また、p-A1GaN層60の略全面に臨んでp側電極66が配され、当該p側電極66において略一様に分散された凸部66Aから電流を注入することとしたことによって奏される効果は、実施の形態1の場合と同様である。

## 【0066】

LEDチップ52は、実装基板上のパッドに給電端子80、82を直接接合することにより実装される。ここで、LEDチップ52自体が蛍光体膜を有しており、白色光を発することができるので、当該LEDチップ52の実装前に上述した光学的特性検査を実行することができ、当該光学的特性に起因して、実装基板を含む完成品が不良品（規格外）となることを未然に防止することができる。その結果、完成品の歩留まりが向上することとなる。

## 【0067】

また、LEDチップ52は、アノード給電端子80、カソード給電端子82が半導体多層膜56の下面側にあり、実装状態で、光取出し側となる上面側には、ボンディングワイヤー等の出射光を遮るものがないので、影のない光を出射することができる。

上記の構成からなるLEDチップ52の製造方法について、図9～図16を参照しながら説明する。なお、図9～図16では、LEDチップ52の各構成部分となる素材部分には2000番台の符号を付し、その下2桁にはLEDチップ52の対応する構成部分に付した番号を用いることとする。

## 【0068】

まず、MOCVD法を用い、図9に示すように、単結晶基板であるサファイア基板94上にGaN層（図9では不図示）、n-A1GaN層2064、InGaN/A1GaN多重量子井戸発光層2062、p-A1GaN層2060をこの順に結晶成長によって積層する〔図9（a）〕。なお、サファイア基板94は、直径2インチ、厚さ300μmの基板である。

## 【0069】

次に、成長した半導体多層膜2056の一部をマスキングし、残りの部分をサファイア基板94が表れるまでドライエッチングにより除去する。このとき残った半導体多層膜がLEDチップ52を構成する個々の半導体多層膜56（図7（b）参照）となる〔図9（b）〕。

次に絶縁材92（図7参照）となる酸化シリコン膜2092をスパッタにより積層する。その際、酸化シリコン膜2092が不要な部分については、あらかじめマスクパターン（不図示）により覆っておく。酸化シリコン膜2092を積層した後にマスクパターンを除去すると必要な部分に絶縁材92が形成される〔図9（c）〕。続いて、個々の半導体多層膜56（p-A1GaN層60）上面に、電子ビーム蒸着法等によりRh/Pt/Au膜をこの順に形成して、p側電極66を作製する〔図9（d）〕。

## 【0070】

ここで、絶縁材92は、半導体多層膜において格子欠陥が集結してなる高欠陥領域上に形成される。サファイア基板上に形成されるGaN系半導体層内には、GaNとサファイアの格子定数の違いに起因して筋状に格子欠陥が存在する。本実施の形態では、当該格子

欠陥の成長方向を半導体プロセスにおいて制御し、所定の間隔に集結させ、格子欠陥の集結した領域（高欠陥領域）に絶縁材92を配し、高欠陥領域の近傍に形成される低欠陥領域にp側電極の凸部頂部を接合することとしたのである。半導体プロセスにおいて格子欠陥の成長方向を制御する方法は、特許第3201475号公報等に開示されている公知の技術で実現できるため、ここでは、その詳細な説明は省略し、図10、図11を参照しながら、概略を説明することとする。

#### 【0071】

図10、図11は、図9（a）～（c）で示した工程をより詳細に表したものである。

先ず、サファイア基板94の（0, 0, 0, 1）面上にMOCVD法により、厚さ10nmのバッファ層（不図示）に次いで、厚さ5μmのGaN層96を形成する[図10（a）]。GaN層96内にはGaNとサファイアの格子定数の違いによる筋状の格子欠陥Kが存在している。

#### 【0072】

次に、GaN層96表面に第1の段差である凹凸をエッチングにより設ける[図10（b）]。凹凸の周期は10μm、凸部96A頂部の幅は2μm、高さは3μmである。この凹凸により紙面垂直方向に形成される溝96Bの方向は<1, 1, -2, 0>である。上記凹凸面を上方から見た状態を図10（c）に示す。

その上に更にMOCVD法を用いて、厚さ10μmの第1のAlGaN層2064Aを形成する[図11（a）]。GaN層96上の凹部96B上にある第1のAlGaN層2064Aの格子欠陥Kは、AlGaN層の堆積の進行とともにGaN層96の凹部96B中央に向かって集結し、やがて一筋の格子欠陥となる。最終的に第1のAlGaN層2064Aの表面に存在する格子欠陥は、GaN層96上の凹部96B中央付近とGaN層96の凸部96A上部付近のみとなり、それ以外の領域は低欠陥領域となる。

#### 【0073】

第1のAlGaN層2064A表面に残った格子欠陥の数を更に減らす為に、低欠陥領域の一つおきが凸部となるように、第1のAlGaN層2064Aに凹凸構造を設ける[図11（b）]。作製方法、構造は先に示したGaN層96の凹凸と同じである。

更にその上に厚さ10μmの第2のAlGaN層2064BをMOCVD法により積層する[図11（c）]。第1のAlGaN層2064Aに残った格子欠陥は第2のAlGaN層2064Bの堆積とともに第2のAlGaN層2064Bの凹部中央付近に向かって集結し、やがて一筋の格子欠陥となる。その結果、第2のAlGaN層2064B表面の格子欠陥は、第1のAlGaN層2064A表面より更に減少する。

#### 【0074】

そして、集結した格子欠陥は、そのまま略真っ直ぐ、発光層2062、p-AlGaN層2060中を成長し、p-AlGaN層2060表面（上面）にピットとなって現れる。そして、本実施の形態では、ピットが比較的良好く現れる（格子欠陥が集結された）高欠陥領域Hに絶縁材92を形成し、高欠陥領域H近傍の低欠陥領域Lにp側電極の凸部を接合することとしたのである。こうすることにより、発光効率の向上を図ることが可能となる。すなわち、発光層中に格子欠陥が存在すると、その部分では、注入された電流は光に変換されずに専ら熱に変換されて、発光効率の向上を妨げるのであるが、上記のようにすることによって、格子欠陥の少ない領域に電流を注入することが可能となるからである。

#### 【0075】

なお、実施の形態1のLEDチップ2（図1）においても、上記と同様にして、p側電極24の凸部24Aと接合する領域を高欠陥領域とし、絶縁材26が配される領域を低欠陥領域とするようにして構わない。この場合には、GaNバッファ層やn-GaN層の上面は、p側電極の凹凸面に合わせて、図27に示すように凸部156が配されて形成される千鳥格子状の凹凸面とすることとする。なお、図27は、図10（c）に対応する図である。

#### 【0076】

ここまで述べた上記工程と並行して、図12（e）、（f）に示す工程を進める。

高抵抗Si基板2054に対し、その厚み方向に、ドライエッチングによって穴98、100を穿設し、当該穴98、100に、無電解メッキによってPtを充填して、スルーホール84、88を形成する[図12(e)]。

次に、Si基板2054上面の所定範囲にTi/Pt/Au膜を形成して導電膜68を作製し、さらに導電膜68の所定範囲に重ねてAu/Sn膜を形成して接合層70を作製する[図12(f)]。

#### 【0077】

続いて、サファイア基板94上のp側電極66とSi基板2054上の対応する接合層70とが重なるように、当該サファイア基板94とSi基板2054とを重ねて、押圧しながら、接合層70が300°C程度になるように加熱する[図12(g)]。これによって、p側電極66と接合層70とが共晶接合される。

p側電極66と接合層70との接合に続いて、半導体多層膜56からサファイア基板94を分離する[図13(h)、(i)]。当該分離工程は、実施の形態1の場合と同様になされるので、その説明については省略する。

#### 【0078】

サファイア基板94が分離され、当該サファイア基板94からSi基板2054に半導体多層膜56等が転写されると、n-AlGaN層64とサファイア基板94との間の格子定数の違いに起因して半導体多層膜56に生じていた内部応力が解消される。これによって、歪の少ない半導体多層膜56を得ることができる。また、LEDチップにおいて半導体多層膜を支持する基板(ベース基板)の選択の自由度が高まり、例えば、結晶成長に用いるものよりも高放熱性(高熱伝導率性)の基板をベース基板として採用することが可能となる。

#### 【0079】

続いて、絶縁と表面保護を目的に高周波スパッタ等により窒化シリコン膜を形成し、絶縁膜78を作製する[図13(j)]。窒化シリコン膜は、半導体多層膜56(n-AlGaN層64)上面の周縁部、半導体多層膜56の側面、および導電膜68の延設部68Aに渡って形成する。

次に、Ti/Pt/Au膜を形成して、n側電極76および配線86を作製する[図14(k)]。すなわち、n側電極76と配線86とは、一体的に形成される。

#### 【0080】

A1膜を形成して、光反射膜90を作製する[図14(l)]。

n-AlGaN層64の露出表面にタンタルオキサイド(Ta<sub>2</sub>O<sub>5</sub>)膜74をスパッタリング等によって堆積した後、その一部をエッチングによって除去して凹凸構造72を形成する[図14(m)]。

続いて、Si基板2054の半導体多層膜56の形成されている表側に、例えばポリエチルからなり加熱すると発泡して接着力がなくなる接着層(不図示)を介して、第1の高分子フィルム102を接着する[図15(n)]。

#### 【0081】

第1の高分子フィルム102の接着後、Si基板2054の厚さが100μmになるまでその裏側から研磨する[図15(o)]。これにより、スルーホール84、88がSi基板2054の裏側に現れることとなる。

スルーホール84、88が現れると、Si基板2054の所定領域にTi/Au膜を形成して、アノード給電端子80とカソード給電端子82を作製する[図15(p)]。

#### 【0082】

次に、Si基板2054の表側に貼着した第1の高分子フィルム102を剥がし、Si基板2054の裏側に、ダイシングシートである第2の高分子フィルム104を貼着する[図16(q)]。

続いて、スクリーン印刷によって、蛍光体膜58を形成した後[図16(r)]、ダイシングブレードDBによって個片にダイシングして、LEDチップ52が完成する[図16(s)]。

## (実施の形態3)

上記実施の形態1、2では、サファイア基板（単結晶基板）上に形成した半導体多層膜を金属や半導体など異なる材質の基板に接合して作製する形態を示した。実施の形態3では、単結晶基板であるSiC基板、或いはサファイア基板などに結晶成長により形成された状態で単結晶基板から分離せずに作製する良く知られているLEDチップに本発明を適用した形態を説明する。

## 【0083】

図17に実施の形態3に係るLEDチップ112を示す。図17(a)はLEDチップ112の平面図を、図17(b)は、図17(a)におけるC・C線断面図を、図17(c)は後述するp側電極124のみの平面図をそれぞれ示している。なお、図17(c)、(d)および図18に示すp側電極の平面図では、凸部部分を黒く塗りつぶしている。

図17に示すように、LEDチップ112は、n-SiC基板114と、n-SiC基板114上に結晶成長により形成された半導体多層膜116を有する。半導体多層膜116は、n-SiC基板114側から順に、n-GaN層118、InGaN量子井戸発光層120、p-GaN層122で構成される。

## 【0084】

n-SiC基板114の上面には、Ti/Au膜からなるn側電極124が設けられ、p-GaN層122下面には、その略全面に臨んで、Rh/Pt/Au膜からなるp側電極126が設けられている。

p側電極126は、図17(c)に示すように、方形の横断面を有する複数の凹部126Aが略一様に分散されてなる凹凸面126Bを有する。すなわち、p側電極126の凹凸面126Bを形成する凸部126Cは、格子状をした1個の凸部からなっている。

## 【0085】

そして、当該凸部126Cの頂部がp-GaN層122と接合されている。また、凹部126Aには、酸化シリコンからなる絶縁材128が充填されている。

LEDチップ112は、プリント配線板などの実装基板上に形成されたアノードパッドにp側電極126下面が接合されて搭載される。また、実装基板上に形成されたカソードパッドと前記n側電極124とがボンディングワイヤーによって接続される。また、白色光を得る場合には、上記ボンディングワイヤーによる接続の後、LEDチップ112全体を覆うように、実装基板上に蛍光体膜が形成されることとなる。

## 【0086】

なお、上記の例では、p側電極において、複数の凹部を形成することにより凹凸面を形成することとしたが、図17(d)に示すように、角柱状をした複数の凸部を略一様に分散させて凹凸面を形成することとしても構わない。

また、図18に示すような形状とすることも可能である。

図18(a)は、実施の形態1と同様、円柱状をした複数の凸部138を略一様に分散させて凹凸面を形成した例であり、図18(b)は、円形の横断面を有する複数の凹部140を略一様に分散させて凹凸面を形成した例である。

## 【0087】

図18(c)は、六角柱状をした複数の凸部142を略一様に分散させて凹凸面を形成した例であり、図18(d)は、六角形の横断面を有する複数の凹部144を略一様に分散させて凹凸面を形成した例である。

図18(e)は、三角柱状をした複数の凸部146を略一様に分散させて凹凸面を形成した例であり、図18(f)は、三角形の横断面を有する複数の凹部148を略一様に分散させて凹凸面を形成した例である。

## 【0088】

図18(g)は、実施の形態2と同様、歯状をした複数の凸部150を略一様に（略等間隔で）分散させて凹凸面を形成した例であり、図18(h)は、真っ直ぐな溝状をした複数の凹部152を略一様に（略等間隔で）分散させて凹凸面を形成した例である。

なお、実施の形態1におけるp側電極の凹凸面形状を、図17(c)、(d)、図18

(b)～(h)に示す凹凸面形状としても構わない。また、実施の形態2におけるp側電極の凹凸面形状を、図17(c)、(d)、図18(a)～(f)、(h)に示す凹凸面形状としても構わない。

#### (実施の形態4)

図19は、実施の形態2に係るLEDチップ52(図7参照)を有した照明モジュールである白色LEDモジュール(以下、単に「LEDモジュール」と称する。)200の外観斜視図である。LEDモジュール200は、後述する照明器具232(図22)に装着して用いられるものである。

#### 【0089】

LEDモジュールは、直径5cmの円形をしたA1Nからなるセラミックス基板202と217個の樹脂レンズ204とを有している。セラミックス基板202には照明器具232に取り付けるためのガイド凹部206や、照明器具232からの給電を受けるための端子208, 210が設けられている。

図20(a)はLEDモジュール200の平面図、図20(b)は図20(a)におけるG・G線断面図、図20(c)は、図20(b)におけるチップ実装部分の拡大図をそれぞれ示している。

#### 【0090】

図20(c)に示すように、セラミックス基板202の下面には放熱特性を改善するための金メッキ212が施されている。

図20(a)において円形に見える各レンズの中心に対応するセラミックス基板202の上に、LEDチップ52が1個ずつ(全部で217個)実装されている。

セラミックス基板202は、厚さ0.5mmでA1Nを主材料とする2枚のセラミックス基板214, 216が積層されてなるセラミックス基板である。なお、セラミックス基板214, 216の材料としては、A1N以外にAl<sub>2</sub>O<sub>3</sub>、BN、MgO、ZnO、SiC、ダイヤモンド等が考えられる。

#### 【0091】

LEDチップ52は、下層のセラミックス基板216に実装されている。上層のセラミックス基板214にはLEDチップ52を実装する空間を創出するテーパー状の貫通孔218が開設されている。

LEDチップ52の各実装位置に対応するセラミックス基板216上面には、図21(b)に示すようなボンディングパッドである、カソードパッド220とアノードパッド222が形成されている。各パッド220, 222にはCuの表面にAuメッキを行ったものが用いられている。各パッド220, 222にはPbSnハンドが載せられ、LEDチップ52の金メッキからなる給電端子80、82(図7参照)が接合される。

#### 【0092】

或いは、LEDチップ52の給電端子80、82に、更にPbSnハンドをメッキしておけば、各パッド220、222にハンドを載せる工程が不要となる。全パッドにLEDチップ52を配した後、リフロー炉を通してセラミック基板202の温度をハンドが溶ける温度まで上昇させれば、一度に、217個全てのLEDチップ52を接合することができる。ここでは触れないが、パッドの形状、ハンドの量、LEDチップ52の給電端子の形状等を最適化しておけば、上記したリフロー半田付けは可能である。なお、ハンドによらず銀ペーストやバンプにより接合しても構わない。

#### 【0093】

ここで、実装に供されるLEDチップ52は、実装前に実施される色ムラや色温度等の光学的特性検査に合格したものである。すなわち、本実施の形態によれば、LEDチップ52自体が蛍光体層を有しており、白色光を発することができるので、当該LEDチップ52の実装前に上記光学的特性検査を実行することが可能となり、当該光学的特性に起因して、LEDモジュールが不良品(規格外)となることを未然に防止することができる。その結果、完成品(LEDモジュール)の歩留まりが向上することになる。

#### 【0094】

図20(c)に示すように、上層のセラミックス基板214に開設された前記貫通孔218の側壁及び当該セラミックス基板214の上面にはアルミ反射膜224が形成されている。

セラミックス基板216にLEDチップ52を実装後、第1の樹脂としてシリコーン樹脂226等でLEDチップ52を覆い、更に第2の樹脂としてエポキシ樹脂228などを用いたインジェクションモールドによりレンズ204を形成する。なお、シリコーン樹脂を用いずに、エポキシ樹脂のみでモールドしてもよい。

#### 【0095】

217個のLEDチップ52は、セラミックス基板216上面に形成された配線パターン230によって、31直列7並列に接続されている。

図21(a)は、レンズ204および上層のセラミックス基板214を取り除いた状態のLEDモジュール200の平面図である。LEDチップ52それぞれの実装位置のセラミックス基板216表面は、上述したようにアノードパッド222とカソードパッド220(図21(b))が配されている。

#### 【0096】

そして各LEDチップ52と接続された各アノードパッド222と各カソードパッド220間が、LEDチップ52が31個ずつ直列に接続され、当該直列に接続された7グループのLEDチップ同士が並列に接続されるように、配線パターン230によって接続されている。配線パターン230の一端部側はスルーホール(不図示)を介して、図20(a)に示す正極端子208と接続され、他端部はスルーホール(不図示)を介して同図に示す負極端子210と接続されている。

#### 【0097】

上記のように構成されたLEDモジュール200は、照明器具232に取り付けられて使用される。LEDモジュール200と照明器具232とで照明装置234が構成される。

図22(a)に照明装置234の概略斜視図を、図22(b)に照明装置234の底面図を示す。

#### 【0098】

照明器具232は、例えば、室内の天井などに固定される。照明器具232は商用電源からの交流電力(例えば、100V、50/60Hz)を、LEDモジュール200を駆動するのに必要な直流電力に変換する電源回路(不図示)を備えている。

図23を参照にしながら、LEDモジュール200の照明器具232への取り付け構造について説明する。

#### 【0099】

照明器具232はLEDモジュール200がはめ込まれる円形凹部236を有している。円形凹部236の底面は、平坦面に仕上げられている。円形凹部236の内壁の開口部寄り部分には、雌ねじ(不図示)が切られている。また、当該雌ねじと底面との間における内壁から、フレキシブルな給電端子238、240とガイド片242とが突出している。なお、給電端子238が正極、給電端子240が負極である。

#### 【0100】

LEDモジュール200を照明器具232へ取り付けるための部材として、シリコングム製のOーリング244とリングねじ246とが備えられている。リングねじ246は略矩形断面を有するリング状をしており、その外周には、不図示の雄ねじが形成されている。また、リングねじ246は、その周方向の一部が切りかかれてなる切り欠き部246Aを有している。

#### 【0101】

続いて、取り付け手順を説明する。

まず、LEDモジュール200を円形凹部にはめ込む。このとき、LEDモジュール200のセラミックス基板202が、給電端子238、240と円形凹部236の底面との間に位置するとともに、ガイド凹部206とガイド片242とが係合するようにはめ込む

。ガイド凹部206とガイド片242とで、正極端子208、負極端子210と対応する給電端子238、240との位置合わせがなされる。

#### 【0102】

LEDモジュール200がはめ込まれると、O-リング244を装着した後、リングねじ246を円形凹部236にねじ込んで固定する。これにより、正極端子208と給電端子238、負極端子210と給電端子240とが密着し、電気的に確実に接続されることになる。また、セラミックス基板202のほぼ全面と円形凹部236の平坦な底面とが密着することになり、LEDモジュール200で発生した熱が照明器具232へ効果的に伝達され、LEDモジュール200の冷却効果が向上することになる。なお、LEDモジュール200の照明器具232への熱伝達効率を更に上げるため、セラミックス基板202と円形凹部236の底面にシリコングリスを塗布することとしても良い。

#### 【0103】

上記の構成からなる照明装置234において、商業電源から給電がなされると、前述したように、各LEDチップ52から白色光が発され、レンズ204を介して放射される。

LEDモジュール200に対して560mAの電流を流したときの典型的な特性として、全光束は28001m、中心光度5,000cdであった。また、その発光スペクトルは図24(a)に、その色度図は図24(b)に示すとおりであった。

#### 【0104】

なお、上記の例では、LEDモジュールを構成するLEDチップとして実施の形態2のLEDチップ52を用いたが、これに代えて、実施の形態1のLEDチップ2を用いても構わない。

図25に、LEDチップ2の実装態様を示す。図25(a)は図20(c)に、図25(b)は図21(b)にそれぞれ対応する。なお、LEDチップ2を用いた場合には、後述するように、ボンディングワイヤを用いる関係上、貫通孔218の口径が若干大きくなる以外は、基本的に、LEDチップ52を用いた場合と同様である。したがって、図25において、図20(c)、図21(b)に示すのと同様の部材には、同じ符号を付してその説明については省略する。

#### 【0105】

アノード給電端子4(図1(b)参照)の底面をアノードパッド222と接合する形でLEDチップ2は、セラミックス基板202に搭載される。そして、カソード給電端子20とカソードパッド220とがボンディングワイヤー154によって接続される。

ここで、LEDチップ2の実装にはボンディングワイヤー154が用いられるのであるが、当該ボンディングワイヤー154は、n-GaN層14(図1参照)の光取出し面よりも、光射出方向後方に設けられたカソード給電端子20から引き出されている。すなわち、ボンディングワイヤー154の一部たりとも、光取出し面前方を遮らないため、当該ボンディングワイヤー154の影が被照射面に生じにくいのである。

#### 【0106】

LEDチップ2を用いた場合の発光スペクトルは図26(a)に、色度図は図26(b)に示すとおりであった。

ここまで、半導体発光装置を照明モジュールや照明装置等の照明用途に用いる例を紹介してきたが、これに限らず、本発明に係る半導体発光装置(LEDチップ)は表示用途に用いることができる。すなわち、本発明に係る半導体発光装置を表示素子の光源として利用しても構わない。表示素子としては、例えば、LEDチップをパッケージングしてなる表面実装型(SMD)LEDが挙げられる。表面実装型LEDは、例えば、セラミックス基板上に半導体発光装置(LEDチップ)をマウントし、当該半導体発光装置を透明のエポキシ樹脂で封止した(モールドした)構造を有するものである。なお、表面実装型(SMD)LEDの具体例については後述する。

#### 【0107】

表面実装型LEDは、単体であるいは複数個同時に使用される。単体で使用される例としては、テレビやビデオ、エアコンといった家電製品のリモコンに搭載される場合や、あ

るいは当該家電製品の電源ランプとして用いられる場合等がある。複数同時に使用される例としては、文字、数字、記号等を表示するドットマトリックス表示装置の各ドットとして用いられる場合が挙げられる。特に、本発明に係る半導体発光装置（LEDチップ）は、従来のものよりも発光効率が高いので、従来のLEDチップよりも小さいもので従来と同等以上の光出力が得られる。このことは、小型の表面実装部品を実現できることを意味し、当該表面実装部品の組み込まれるモバイルフォンなどの携帯用電子機器の小型化にも寄与する。

### 【0108】

なお、ドットマトリックス表示装置として用いる場合には、表面実装型とすることなく、いわゆるチップオンボードタイプとして構成しても構わない。すなわち、回路基板上に直接LEDチップを縦横に配列して（搭載して）表示装置を構成するのである。ドットマトリックス表示装置の具体例についても後述する。

#### （実施の形態5）

ここまで説明してきた実施の形態では、主としてp側電極の形状を工夫することによって、駆動電流を増加させることなく発光効率を向上させることとした。これに対し、実施の形態5では、主として半導体多層膜の形状を工夫することとしている。

### 【0109】

図28に実施の形態5に係るLEDチップ302を示す。図28(a)は、LEDチップ302の平面図を、図28(b)は、図28(a)におけるE-E線断面図をそれぞれ示している。

図28(a)、(b)に示すように、LEDチップ302は、ベース基板となるn型GaN基板304と、n型GaN基板304上に結晶成長により形成された半導体多層膜306とを有する。半導体多層膜306は、n型GaN基板304側から順に、主として、n-AlGaN層308(厚さ2μm)、InGaN/GaN量子井戸発光層310(厚さ200nm)、p-AlGaN層312(厚さ200nm)で構成される。

### 【0110】

n型GaN基板304の上面(光取出し面)は、光取出し効率を改善するため、切頭六角錐形状をした突起が林立したような凹凸面304Aに形成されている。前記上面には、十字型をしたn側電極314が設けられている。n側電極314は、n型GaN基板304側から順に形成されたTi/Au膜からなる。

図28(c)は、LEDチップ302において、後述するp側電極318(図28(b))を取り除いた状態の下面図である。すなわち、図28(c)では、半導体多層膜306の下面の一部と後述する絶縁膜316(図28(b))のみが見えている。当該図28(c)および図28(b)に示すように、半導体多層膜306の下面(n型GaN基板304と反対側の正面)は、切頭六角錐形状をした凸部306Aが略一様に分散されてなる凹凸面306Bを有する。なお、凹凸のピッチは約20μmである。

### 【0111】

前記凹凸面306Bの凹部306Cの底部は、n-AlGaN層308の厚み方向中ほどに存する。すなわち、前記発光層310(および、p-AlGaN層312)は、前記凸部306Aの個数分に分断されている。

凹凸面306Bにおける凸部306A頂部以外の領域(すなわち、凹部306C底部および凸部306Aの側面(斜面))には、絶縁膜316が形成されている。絶縁膜316は、塗化シリコンからなる。

### 【0112】

絶縁膜316に続けて、前記半導体多層膜306の略全面に対向してp側電極318が形成されている。p側電極318は、半導体多層膜306側から順に形成された、Rh/Pt/Au膜320とAu膜322で構成される。Rh/Pt/Au膜320は、発光層310からの光を高反射率で反射する反射膜として機能する。p側電極318は、前記絶縁膜316の存在によって、前記凸部306Aの頂部(p-AlGaN層312)のみと電気的に接続されることとなる。また、p側電極318は、半導体多層膜306の前記凹

凸面306Bの凹部306Cを充塞するように形成されているので、結果的に、半導体多層膜306と対向する側の面は、前記凹凸面306Bを反転させたような凹凸面となる。したがって、p側電極306の凹部318Aの側壁318Bは、n型GaN基板302側に広がった斜面となる。

#### 【0113】

上記の構成からなるLEDチップ302において、p側電極318とn側電極308を介して通電すると、発光層310から波長460nmの青色光が発せられる。発光層310から発した青色光の内、p-A1GaN層312に直接向かった光（下方に向かった光）は、Rh/Pt/Au膜320でn型GaN基板304側に（上方に）反射される。また、横方向に向かった青色光は、p側電極306の凹部318Aの側壁（斜面）318Bで上方へと反射され、n型GaN基板304へと向かう。n型GaN基板304内に進行した青色光は、凹凸面304Aの効果によって反射されることなく当該n型GaN基板304から出射される。

#### 【0114】

このように、LEDチップ302は、発光層310で発生し、そのままn型GaN基板304に向かう（上方に向かう）光のみならず、下方に向かう光、さらには横方向に向かう光もRh/Pt/Au膜320で反射させてn型GaN基板304から取り出すことができることとなり、発光効率に優れたものとなる。

また、p側電極318は半導体多層膜306の略全面に臨むように設けることとしているものの、p側電極318の半導体多層膜306（p-A1GaN層312）との電気的な接続は、一様に分散させた凸部306Aの頂部で成すこととしている。その結果、p側電極318に供給された（駆動）電流は、各凸部306Aに集中して注入される（その密度（電流密度）を高められて注入される）こととなり、高められた状態をほぼ維持したまま、発光層310に注入されることとなる。その結果、発光層310においては、電流密度（キャリア密度）高くなり、スクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、発光量が増大する。そして、前記凸部306Aは、半導体多層膜306においてほぼ一様に分散されているので、半導体多層膜306全体としての発光量が増大するのである。

#### 【0115】

上記の構成からなるLEDチップ302の製造方法について、図29～図31を参照しながら説明する。なお、図29～図31では、LEDチップ302の各構成部分となる素材部分には5000番台の符号を付し、その下3桁には、LEDチップ302の対応する構成部分に付した番号を用いることとする。

先ず、MOCVD法を用い、図29に示すように、n型GaN基板5304上に厚さ30nmのGaN下地層（不図示）、n-A1GaN層5308、InGaN/GaN量子井戸発光層5310、p-A1GaN層5312をこの順に結晶成長によって積層する[図29(a)]。なお、n型GaN基板5304は、直径2インチ、厚さ200μmの基板である。

#### 【0116】

次に、エッチングにより半導体多層膜5306の所定領域をn-A1GaN層5308の中ほどまで除去し、切頭六角錐形状をした前記凸部306Aを形成する[図29(b)]。

各凸部306Aの頂部以外の半導体多層膜上面を窒化シリコン膜で覆い、絶縁層316を形成する[図29(c)]。

#### 【0117】

各LEDチップ302となる部分に対応させて、Rh/Pt/Au膜320を形成する[図30(d)]。

メッキによりAu膜322を形成する[図30(e)]。半導体多層膜の前記凹凸面306B(図28)を保護するためである。なお、Au膜322の厚みは約30μmである。

続いて、n型GaN基板5304を研磨して、100μm程度の厚さに調整する[図3

0 (f) ]。

【0118】

n型GaN層5304の裏面をパターンニングによって、凹凸面5304Aに仕上げる[図31(g)]。

n型GaN層5304表面の所定位置に、n側電極314を形成する[図31(h)]。

ダイシングブレードDBによって個片にダイシングして、LEDチップ302が完成する[図31(i)]。

(実施の形態6)

実施の形態5では、LEDチップに供給する駆動電流を増加させることなく発光効率を向上させるため、p側電極と対向する半導体多層膜の面を、切頭六角錐形状をした凸部がほぼ一様に分散されてなる凹凸面に形成した。これに対し、実施の形態6では、同じ目的を達成するため、切頭六角錐形状をした凹部(穴)をほぼ一様に分散させて凹凸面を形成することとした点が、実施の形態5と大きく異なっている。

【0119】

図32に実施の形態6に係るLEDチップ402を示す。図32(a)は、LEDチップ402の平面図を、図32(b)は、図32(a)におけるF-F線断面図をそれぞれ示している。

図32(a)、(b)に示すように、LEDチップ402は、ベース基板となるn型GaN基板404と、n型GaN基板404上に結晶成長により形成された半導体多層膜406とを有する。半導体多層膜406は、n型GaN基板404側から順に、主として、n-AlGaN層408(厚さ2μm)、InGaN/GaN量子井戸発光層410(厚さ200nm)、p-AlGaN層412(厚さ200nm)で構成される。

【0120】

n型GaN基板404の上面(光取出し面)は、光取出し効率を改善するため、切頭六角錐形状をした突起が林立したような凹凸面404Aに形成されている。

半導体多層膜406の一隅は、p-AlGaN層412からn-AlGaN層408の中ほどまでが切除されており、当該切除部分にn側電極414が設けられている。なお、n側電極414は金(Au)で形成されている。

【0121】

図32(c)は、LEDチップ402において、n側電極414および後述するp側電極418(図32(b))を取り除いた状態の下面図である。すなわち、図32(c)では、半導体多層膜406の一部および後述する絶縁膜416のみが見えている。図32(c)において、二重の六角形で表しているのは、紙面奥側に向かって凹んでいる凹部406Aである。内側の六角形は当該凹部の底部を表しており、外側の六角形は開口部の周縁を示している。内側の六角形と外側の六角形の間は、凹部406Aのテーパー状になっている側壁を示している。

図32(c)および図32(b)に示すように、半導体多層膜406の下面(n型GaN基板404と反対側の正面)は、切頭六角錐形状をした上記凹部406Aが略一様に分散されてなる凹凸面406Bを有する。なお、凹凸のピッチは約20μmである。

【0122】

前記凹凸面406Bの凹部406Aの底部は、発光層410に存する。すなわち、前記、p-AlGaN層412は、凹部406Aによって、網目状になっている。

凹部406Aの底面と側壁には、絶縁膜416が形成されている。絶縁膜416は、窒化シリコンからなる。

絶縁膜416に続けて、前記半導体多層膜306のp側電極418が形成されている。p側電極418は、半導体多層膜406側から順に形成された、Rh/Pt/Au膜420とAu膜422で構成される。Rh/Pt/Au膜420は、発光層410からの光を高反射率で反射する反射膜として機能する。

【0123】

p側電極418は、前記絶縁膜416の存在によって、p-AlGaN層412の下面

(すなわち、前記凹凸面406Bにおける凸部406C(図32(c)の頂部)のみと電気的に接続されることとなる。

また、p側電極418は、半導体多層膜406の前記凹凸面406Bの凹部406Aを充塞するように形成されているので、結果的に、半導体多層膜406と対向する側の面は、前記凹凸面406Bを反転させたような凹凸面となる。したがって、p側電極418の凸部の側面は、n型GaN基板402側に狭まったテーパー面となる。

#### 【0124】

上記の構成からなるLEDチップ402において、p側電極418とn側電極408を介して通電すると、発光層410から波長460nmの青色光が発せられる。発光層410から発した青色光の内、p-AlGaN層412に直接向かった光(下方に向かった光)は、Rh/Pt/Au膜420でn型GaN基板404側に(上方に)反射される。n型GaN基板404内に進行した青色光は、凹凸面404Aの効果によって反射されることなく当該n型GaN基板404から出射される。

#### 【0125】

このように、LEDチップ402は、発光層410で発生し、そのままn型GaN基板404に向かう(上方に向かう)光のみならず、下方に向かう光もRh/Pt/Au膜420で反射させてn型GaN基板404から取り出すことができることとなり、発光効率に優れたものとなる。

また、p側電極418の半導体多層膜406(p-AlGaN層412)との電気的な接続は、網目状をした、前記凸部406Cの頂部で成すこととしている。その結果、p側電極318に供給された(駆動)電流は、当該凸部406Cに集中して注入される(その密度(電流密度)を高められて注入される)こととなり、高められた状態をほぼ維持したまま、発光層410に注入されることとなる。その結果、発光層410においては、電流密度(キャリア密度)高くなり、スクリーニング効果が発揮されてピエゾ効果が打ち消され、発光再結合割合が上昇して、発光量が増大する。そして、前記凸部406Cは、半導体多層膜406においてほぼ一様に分布しているので、半導体多層膜406全体としての発光量が増大する。

#### (実施の形態7)

上記実施の形態1～3、5、6のLEDチップで表面実装型(SMD)LEDを構成した例を紹介する。

#### 【0126】

ここでは、上記いずれのLEDチップを用いても構わないものであるが、ここでは、実施の形態6に係るLEDチップ402を用いた例を紹介する。

図33(a)に、実施の形態7に係る表面実装型LED502(以下、単に「LED502」と言う。)の平面図を、図33(b)に、図33(a)におけるH・H線断面図をそれぞれ示す。

#### 【0127】

LED502は、長方形の板体をしたセラミック基板504と、当該セラミック基板504の上下両面にかけて形成された一对の給電端子506、508を有する。給電端子506、508の前記セラミック504の上面側端部部分にLEDチップ402が搭載されている。LEDチップ402の周囲には、蛍光体膜510が形成されており、さらに当該蛍光体膜510は、封止部材であるエポキシ樹脂520で封止されている。

#### 【0128】

上記のように構成されたLED502において、給電端子506、508を介して給電すると、LEDチップ402は、青色光を発する。当該青色光は、前記蛍光体膜510で白色光に変換されエポキシ樹脂520膜を透過して外部へと射出される。

なお、LED502は、電気機器内に設けられたプリント配線板の配線パターンに前記給電端子506、508の前記セラミック基板504の下面側端部を導通させて表面実装される。

#### (実施の形態8)

上記実施の形態1～3、5、6のLEDチップを表示装置の光源として用いた例を紹介する。

#### 【0129】

ここでは、上記いずれのLEDチップを用いても構わないのであるが、ここでは、実施の形態6に係るLEDチップ402を用いた例を紹介する。

図34(a)は、表示装置の一種であるドットマトリックス表示装置602(以下、単に「表示装置602」と言う。)の斜視図である。

表示装置602は、多層プリント配線板604の主面状の一部領域に、反射ミラー606、レンズ板608が順に積層され、この領域に16行16列の合計256個の発光部610が形成された構成を有している。発光部610の各々は、後述するようにLEDチップ402を1個ずつ有している。

#### 【0130】

多層プリント配線板604の主表面における他の領域には、各発光部610を構成するLEDチップ402を駆動するための外部駆動回路(不図示)と接続される接続端子612、614が形成されている。また、接続端子612、614の各々は、多層プリント配線板604内の配線パターンによって、前記各LEDチップ402と接続されていて、前記外部駆動回路によって、各LEDチップ402を独立して点灯制御することができるようになっている。

#### 【0131】

図34(b)は、発光部610の拡大断面図である。

図34(b)に示すように、LEDチップ402は、多層プリント配線板604の主表面上に配された導電ランド616にLEDチップ402がフリップチップ実装されている。LEDチップ402を取り囲むようにして反射ミラー606の反射面618が形成されている。また、前記反射面618を形成するテーパー状の孔618Aがエポキシ樹脂で充塞されて前記レンズ板608が形成されている。

#### 【0132】

多層プリント配線板604は、第1層の金属層620とこれに積層された3層の絶縁層622、624、626を備え、絶縁層622、624間に配線層628、絶縁層624、626間に配線層630がそれぞれ形成された構成を有している。なお、導電ランド616と各配線層630、628との間は、ビアホールで接続されている。

以上、本発明を実施の形態に基づいて説明してきたが、本発明は上記形態に限らないことは勿論であり、例えば、以下のような形態とすることも可能である。

#### 【0133】

(1) 上記実施の形態では、いずれも。発光層を多重量子井戸構造とすることとしたが、单一量子井戸構造としても構わない。

(2) 格子欠陥を集結させて高欠陥領域と低欠陥領域を形成する方法は、上記実施の形態2で紹介した方法に限らない。例えば、特開2001-308462号公報に開示されている方法や、ELOG(Epitaxial Lateral Overgrowth)と称される公知技術を用いても構わない。また、上記実施の形態では、半導体多層膜の結晶成長にサファイア基板を用いたが、これに限らず、GaN基板、SiC基板、Si基板、GaAs基板などの半導体基板を用いてもよい。

#### 【0134】

(3) 上記実施の形態2では、サファイア基板上に半導体多層膜を結晶成長によって形成した後、当該サファイア基板上において、半導体多層膜をチップ(半導体発光装置)単位に分割することとした。しかしながら、これに限らず、半導体多層膜の上記分割はサファイア基板上では行わず、最終的にLEDチップを構成することとなるベース基板(高抵抗Si基板)に、結晶成長した半導体多層膜の全部を転写した後に、当該ベース基板上で行うこととしてもよい。

また、半導体多層膜をSi基板に転写する形態を示したが、他の金属(例えばCu)、半導体(例えばSiC)、セラミック(例えばAlN)などに転写しても構わない。

## 【0135】

(4) 半導体多層膜の、p側電極と対向する面を凹凸に形成した実施の形態5、6において、当該凹凸面における凹部底部が、実施の形態5ではn型半導体層に存し、実施の形態5では発光層に存するようにした。しかし、これに限らず、当該凹部底部は、p型半導体層に存するようにしても構わない。

## 【0136】

(5) 実施の形態5、6において、凹凸面を形成する場合の凸部または凹部の横断面形状を六角形としたがこれに限らず、図17(c)、(d)や図18に示すような形状としても構わない。

(6) 実施の形態1または2の白色LEDチップの半導体多層膜とp側電極に代えて、実施の形態5または6で示した半導体多層膜とp側電極を採用して白色LEDチップを構成することとしても構わない。すなわち、半導体多層膜とp側電極等以外の基本的な構成を実施の形態1または2の白色LEDチップとし、半導体多層膜とp側電極等には、実施の形態5または6に記載した構成のものを採用するのである。

## 【0137】

(7) 実施の形態2で記した、半導体多層膜に生じる格子欠陥をp側電極との接続部分以外のところに集結させ（高欠陥領域）、p側電極と半導体多層膜（p型半導体層）との接続部分は格子欠陥の少ない領域（低欠陥領域）とする構成を、実施の形態5または6に適用することとしても構わない。

すなわち、図28、図32を用いて説明したように、p側電極（318、418）と対向する半導体多層膜（306、406）の面を、実施の形態5では複数の凸部（306A）が略一様に分散されてなる凹凸面（306B）に形成し、実施の形態6では複数の凹部（406A）が略一様に分散されてなる凹凸面（406B）に形成した。そして、前記凹凸面（306B、406B）における凸部（306A、406C）頂部のp型半導体層（312、412）部分において、当該p型半導体層（312、412）とp側電極（318、418）とを電気的に接続することとした。そこで、半導体多層膜（306、406）のp側電極（318、418）と対向する表面において、凸部（306A、406C）頂部が低欠陥領域となり、それ以外の領域が高欠陥領域となるようにするのである。

## 【産業上の利用可能性】

## 【0138】

本発明に係る半導体発光装置は、例えば、高い発光効率の要求される照明分野等で用いられるLEDに好適に利用可能である。

## 【図面の簡単な説明】

## 【0139】

【図1】実施の形態1に係るLEDチップを示す図である。

【図2】p側電極における開口率を変化させた場合の相対輝度と注入部電流密度との関係を示すグラフである。

【図3】実施の形態1に係るLEDチップの製造工程の一部を示す図である。

【図4】実施の形態1に係るLEDチップの製造工程の一部を示す図である。

【図5】実施の形態1に係るLEDチップの製造工程の一部を示す図である。

【図6】実施の形態1に係るLEDチップの製造工程の一部を示す図である。

【図7】実施の形態2に係るLEDチップを示す図である。

【図8】実施の形態2に係るLEDチップを示す図である。

【図9】実施の形態2に係るLEDチップの製造工程の一部を示す図である。

【図10】実施の形態2に係るLEDチップの製造工程の一部を示す図である。

【図11】実施の形態2に係るLEDチップの製造工程の一部を示す図である。

【図12】実施の形態2に係るLEDチップの製造工程の一部を示す図である。

【図13】実施の形態2に係るLEDチップの製造工程の一部を示す図である。

【図14】実施の形態2に係るLEDチップの製造工程の一部を示す図である。

【図15】実施の形態2に係るLEDチップの製造工程の一部を示す図である。

【図16】実施の形態2に係るLEDチップの製造工程の一部を示す図である。

【図17】実施の形態3に係るLEDチップを示す図である。

【図18】p側電極の凹凸面の変形例を示す図である。

【図19】実施の形態4に係る白色LEDモジュールの斜視図である。

【図20】(a)は上記白色LEDモジュールの平面図であり、(b)は(a)におけるG・G線断面図であり、(c)は、(b)におけるチップ実装部の拡大図である。

【図21】(a)は上記白色LEDモジュールにおける配線パターンを示す図であり、(b)は、白色LEDモジュールを構成するセラミックス基板上に形成されるパッドパターンを示す図である。

【図22】(a)は実施の形態4における照明装置を示す斜視図であり、(b)は当該照明装置の下面図である。

【図23】実施の形態4における照明装置の分解斜視図である。

【図24】実施の形態4における照明装置の発光スペクトルおよび色度を示す図である。

【図25】実施の形態4の変形例を示す図である。

【図26】上記変形例における照明装置の発光スペクトルおよび色度を示す図である。

【図27】半導体プロセスにおいて、格子欠陥が集結した高欠陥領域を形成するために、バッファ層またはn型半導体層表面に施す凹凸構造の一例を示す図である。

【図28】実施の形態5に係るLEDチップを示す図である。

【図29】実施の形態5に係るLEDチップの製造工程の一部を示す図である。

【図30】実施の形態5に係るLEDチップの製造工程の一部を示す図である。

【図31】実施の形態5に係るLEDチップの製造工程の一部を示す図である。

【図32】実施の形態6に係るLEDチップの製造工程の一部を示す図である。

【図33】実施の形態7に係る表面実装型(SMD)LEDを示す図である。

【図34】実施の形態8に係るドットマトリックス表示装置を示す図である。

#### 【符号の説明】

##### 【0140】

6、56、116、306、406 半導体多層膜

10、122 p-GaN層

12、310、410 InGaN/GaN多重量子井戸発光層

14、118 n-GaN層

24、66、126、318、418 p側電極

24A、66A、126A 凸部

24B、66B、126B 凹凸面

24C、66C、126C 凹部

26、92、128 絶縁材

60、312、412 p-AlGaN層

62 AlGaN/InGaN多重量子井戸発光層

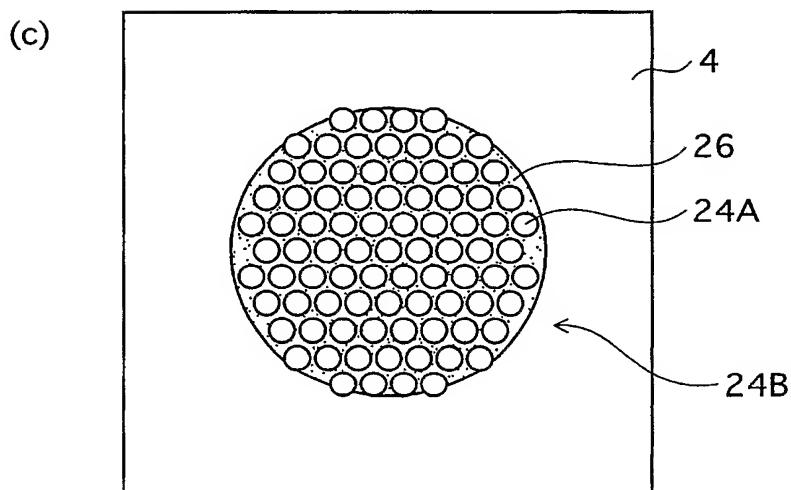
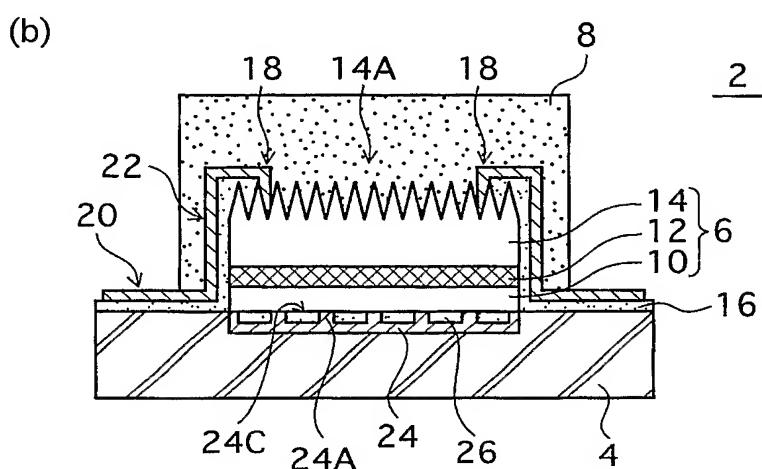
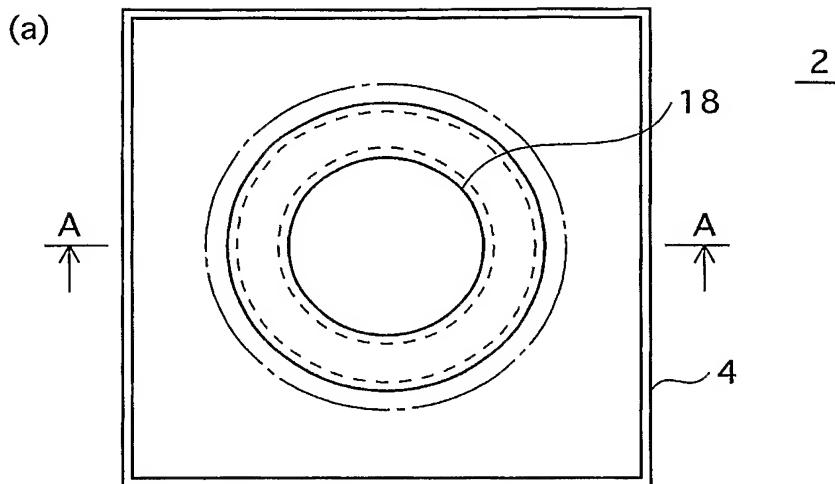
64、308 n-AlGaN層

120 InGaN量子井戸発光層

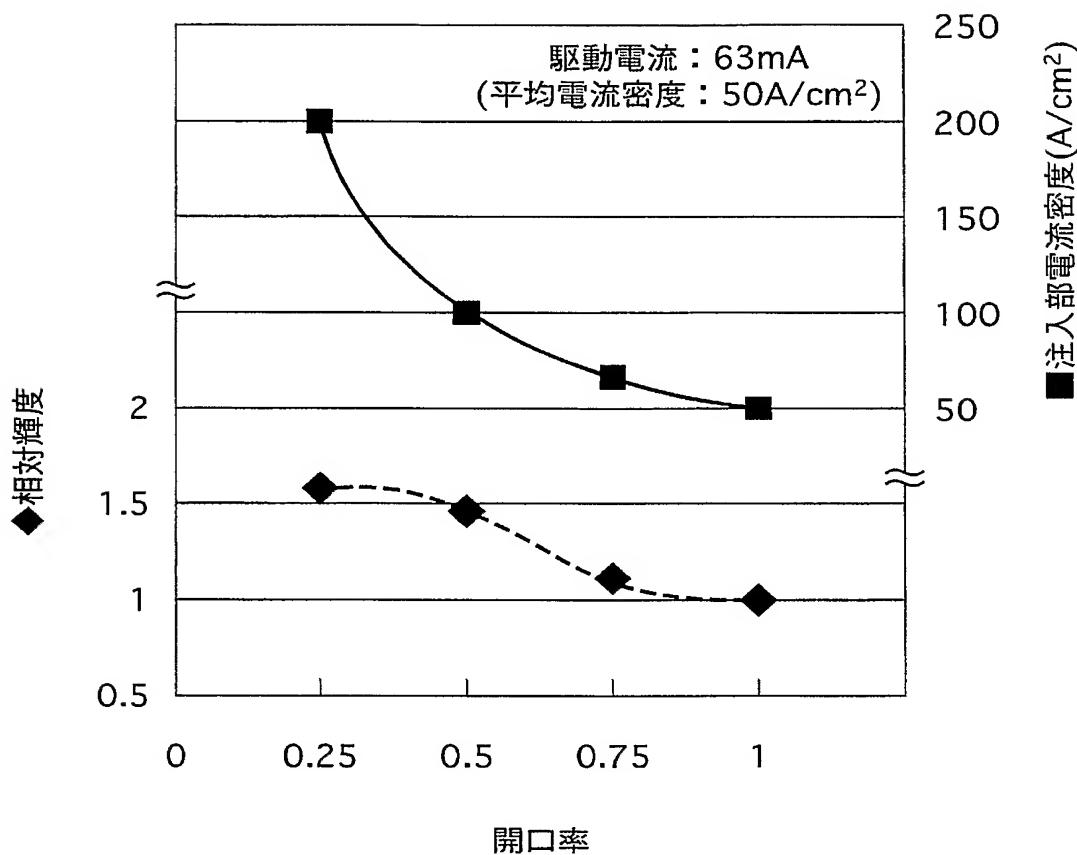
306A、406C 凸部

306B、406B 凹凸面

【書類名】 図面  
【図1】

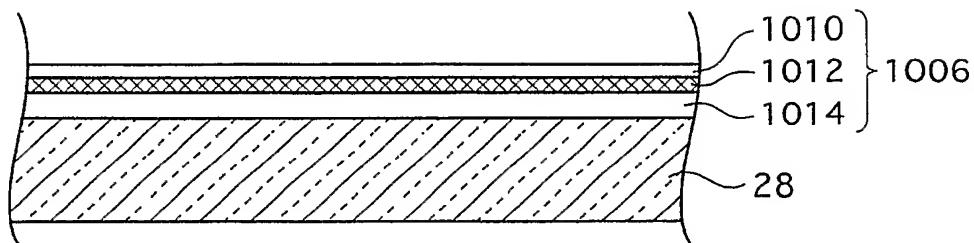


【図 2】

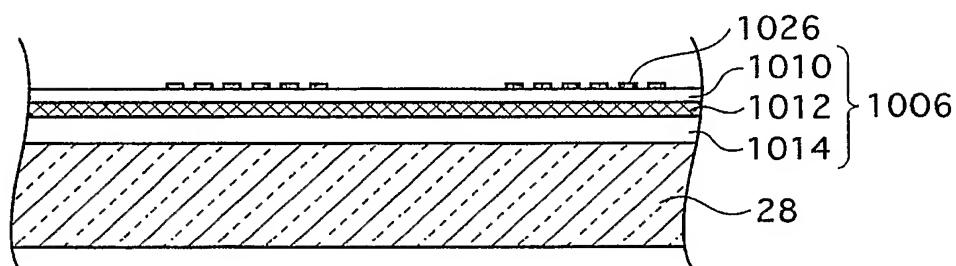


【図 3】

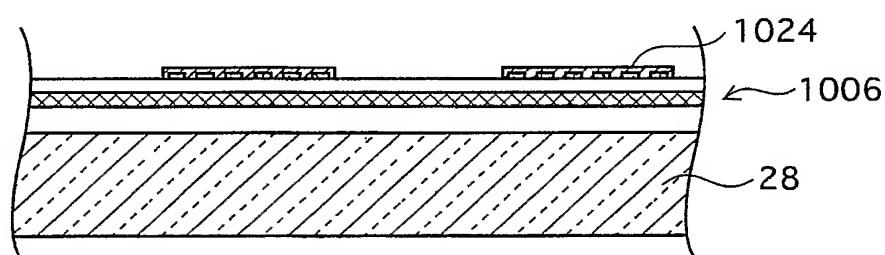
(a)



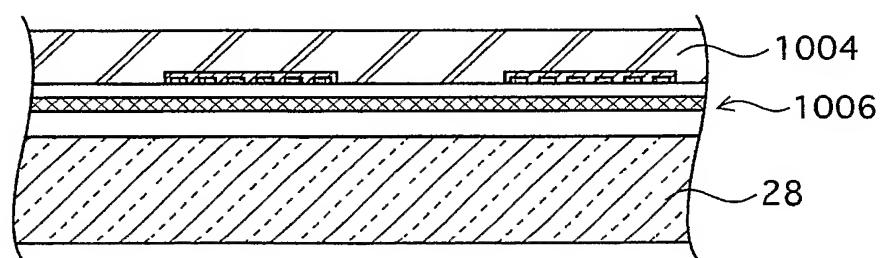
(b)



(c)

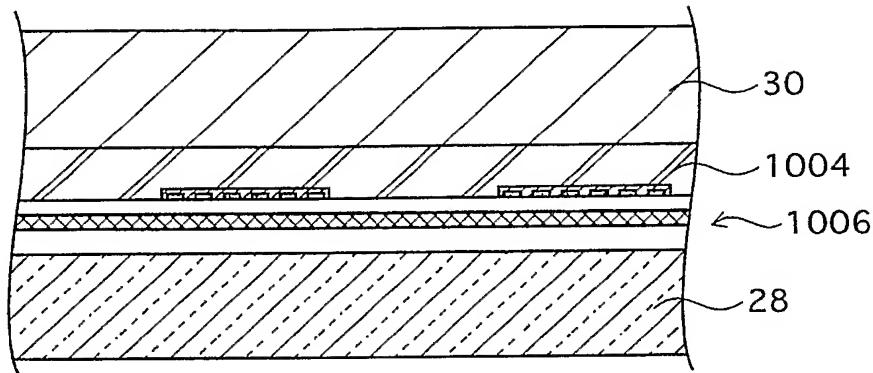


(d)

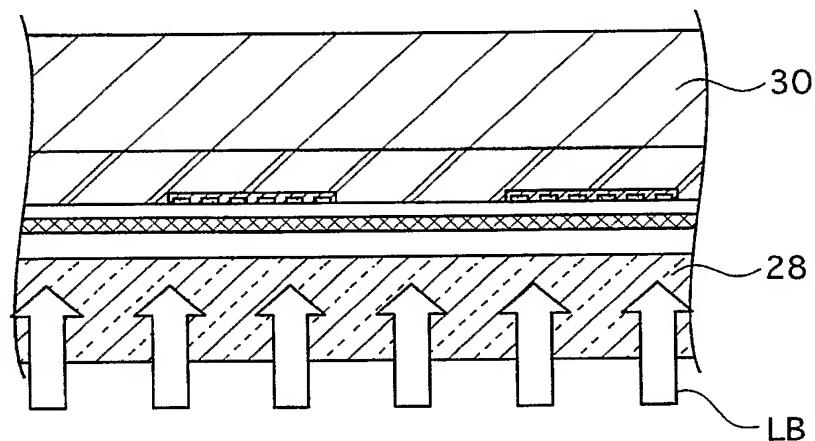


【図 4】

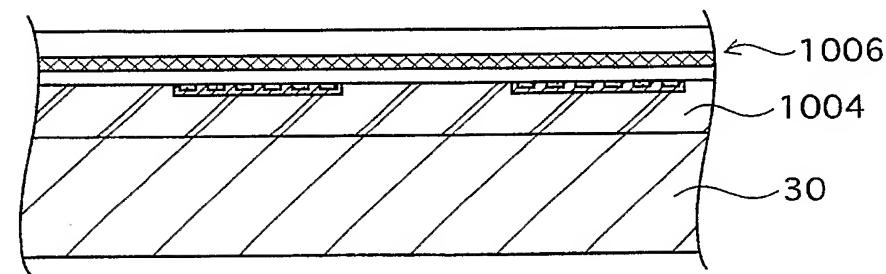
(e)



(f)

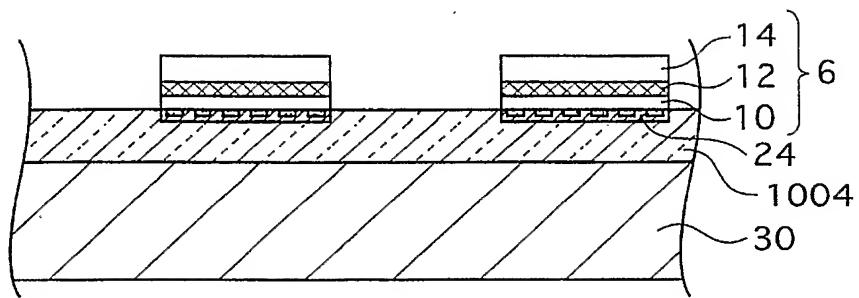


(g)

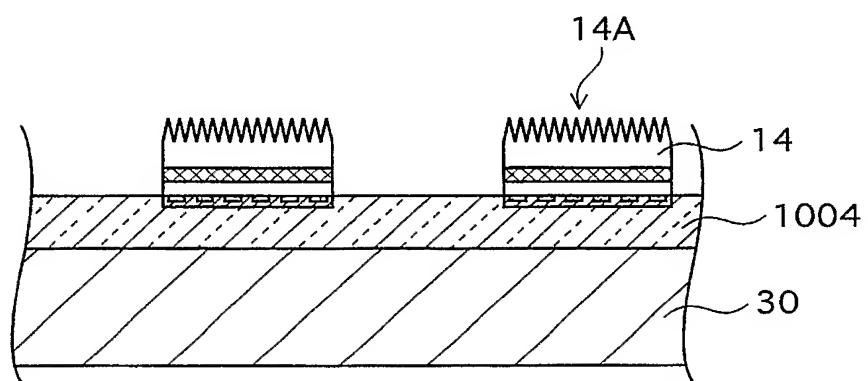


【図 5】

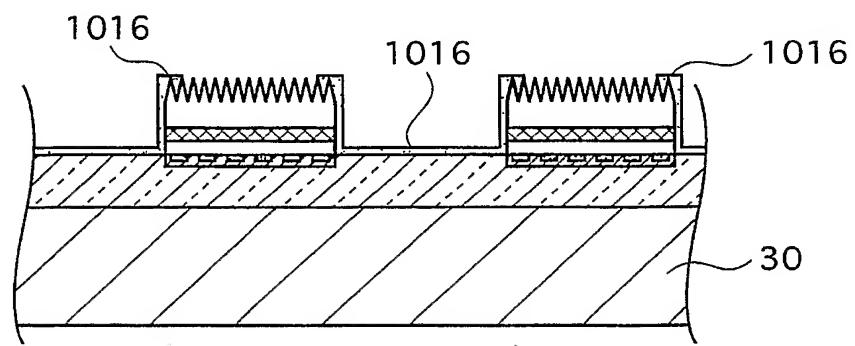
(h)



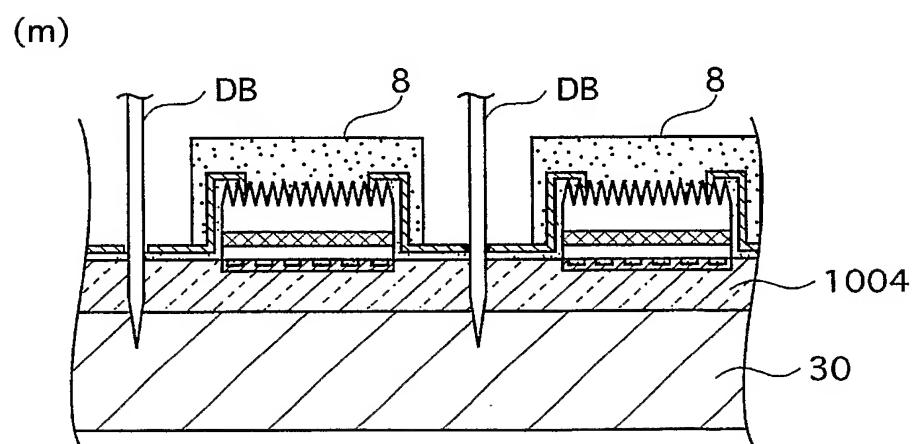
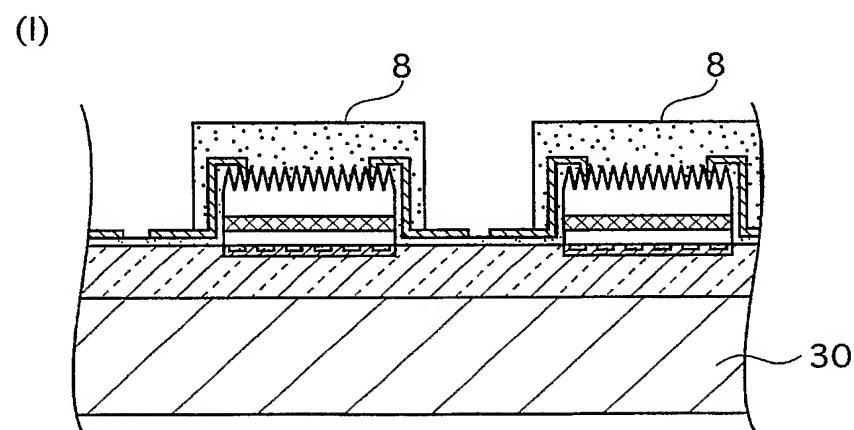
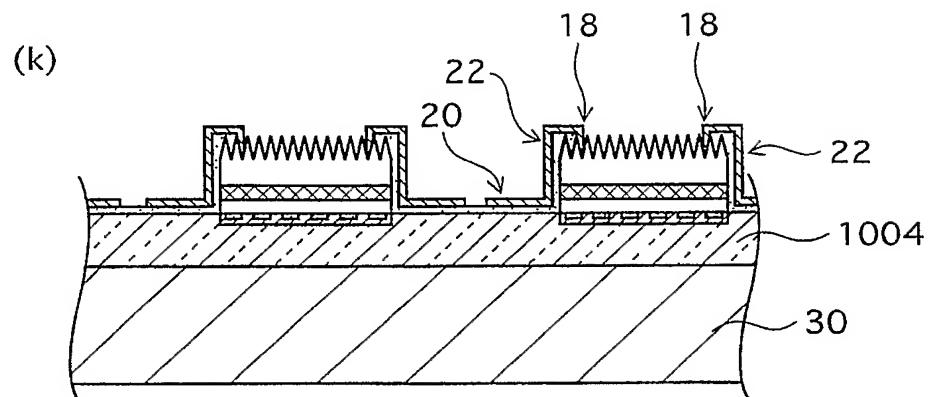
(i)



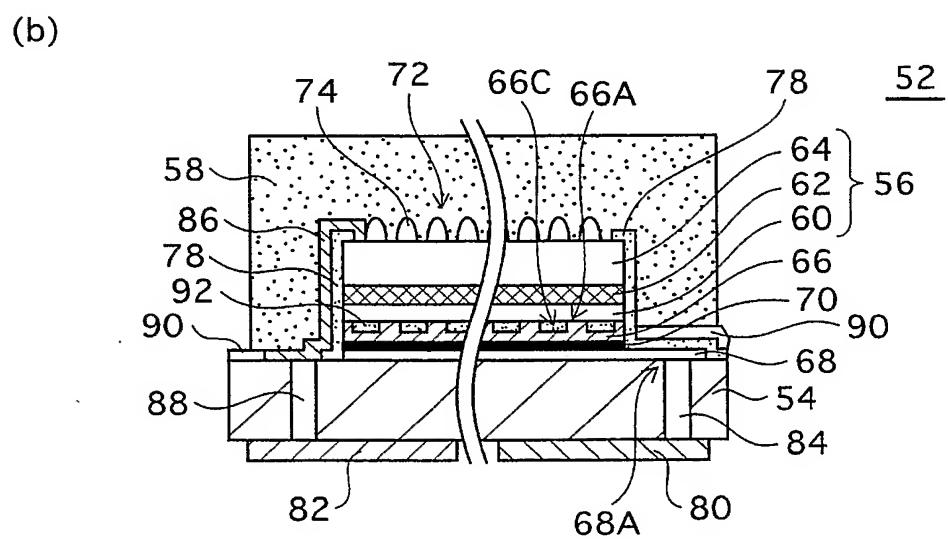
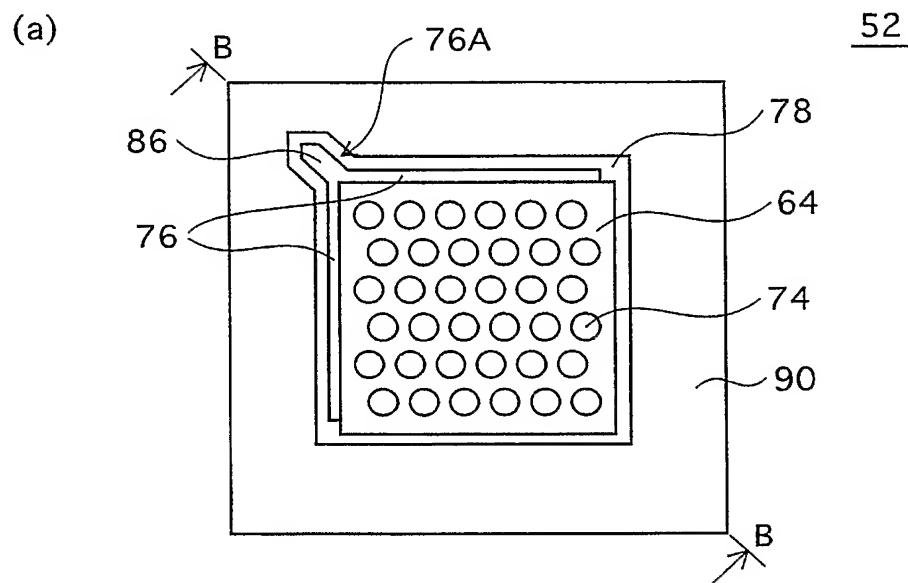
(j)



【図6】

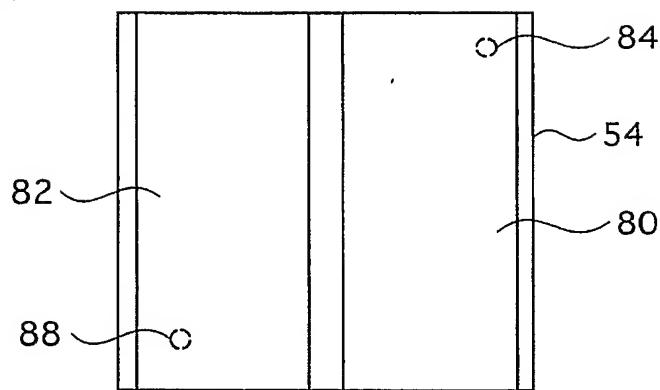


【図7】

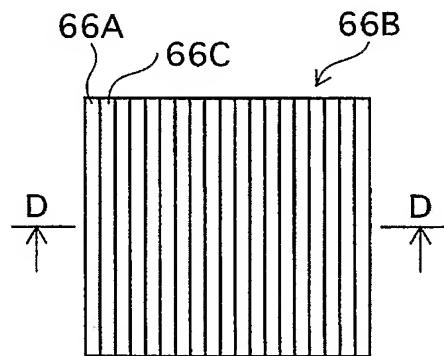


【図8】

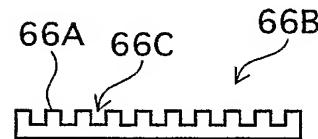
(a)



(b)

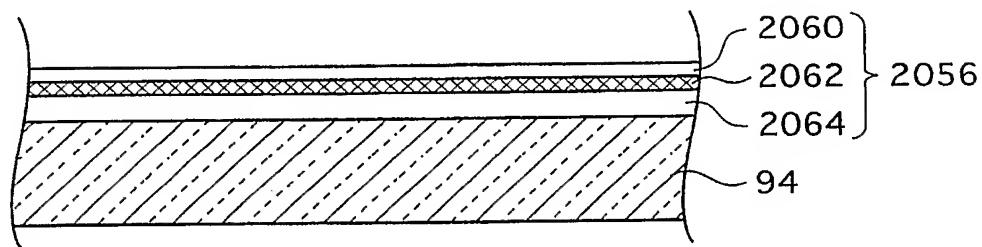


(c)

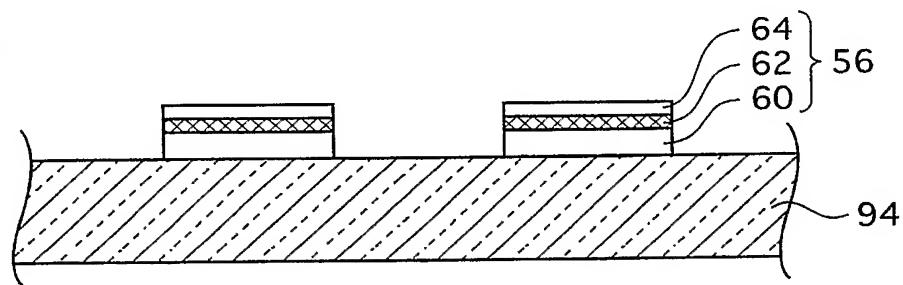


【図 9】

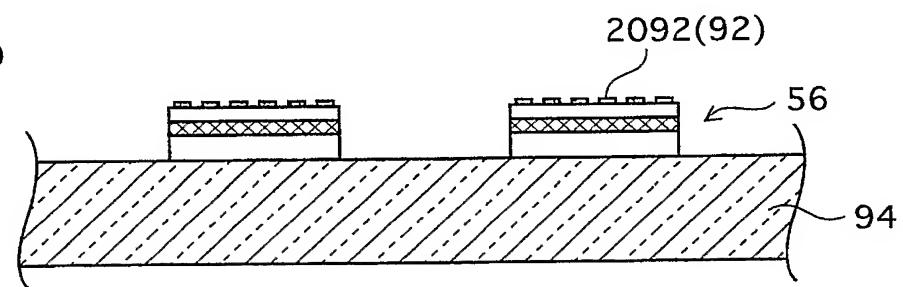
(a)



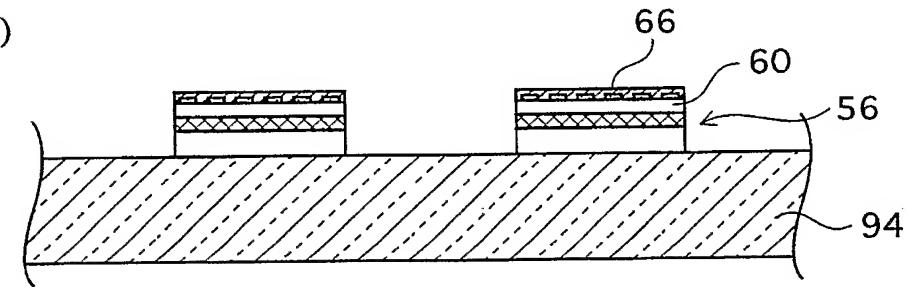
(b)



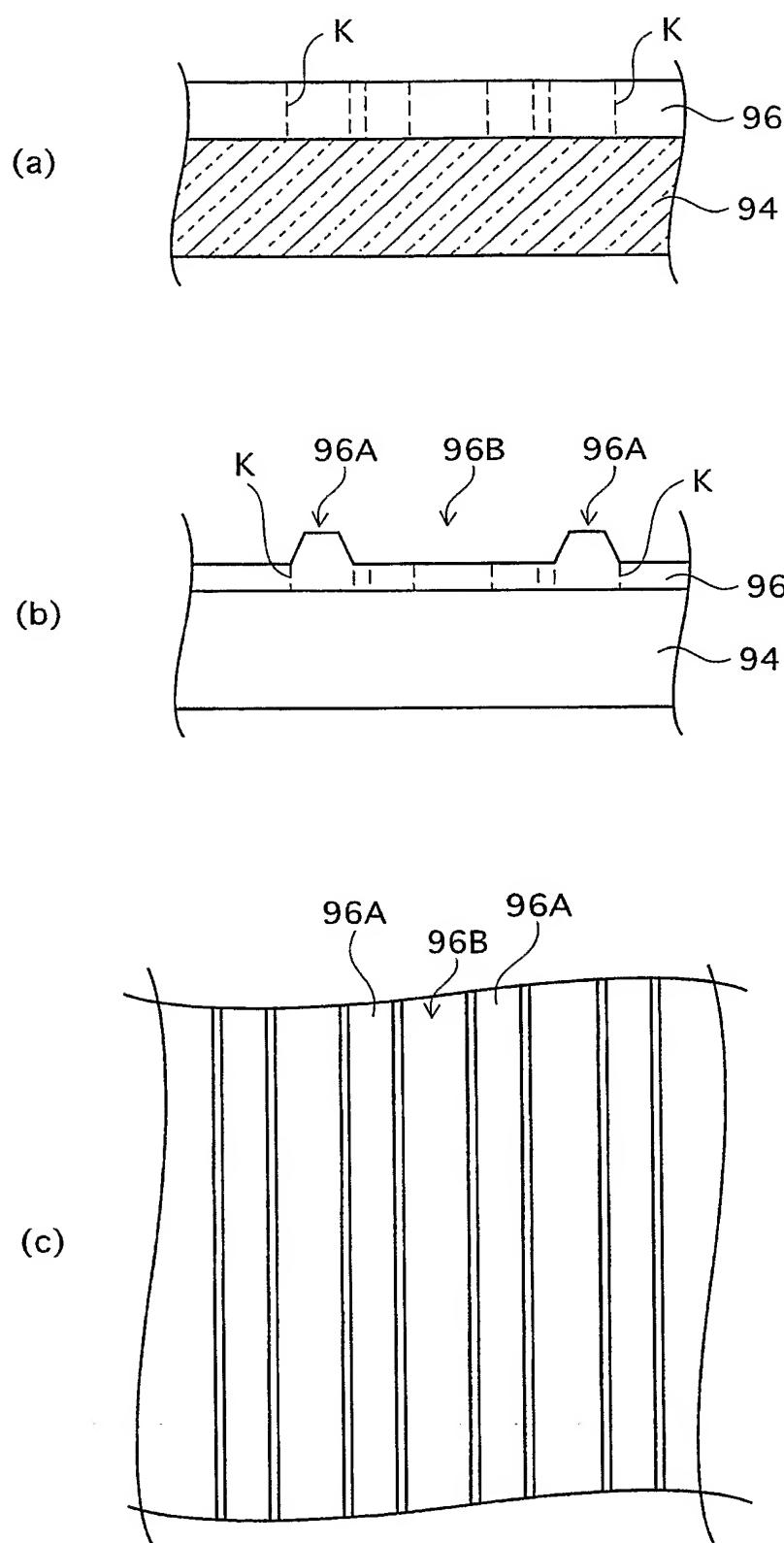
(c)



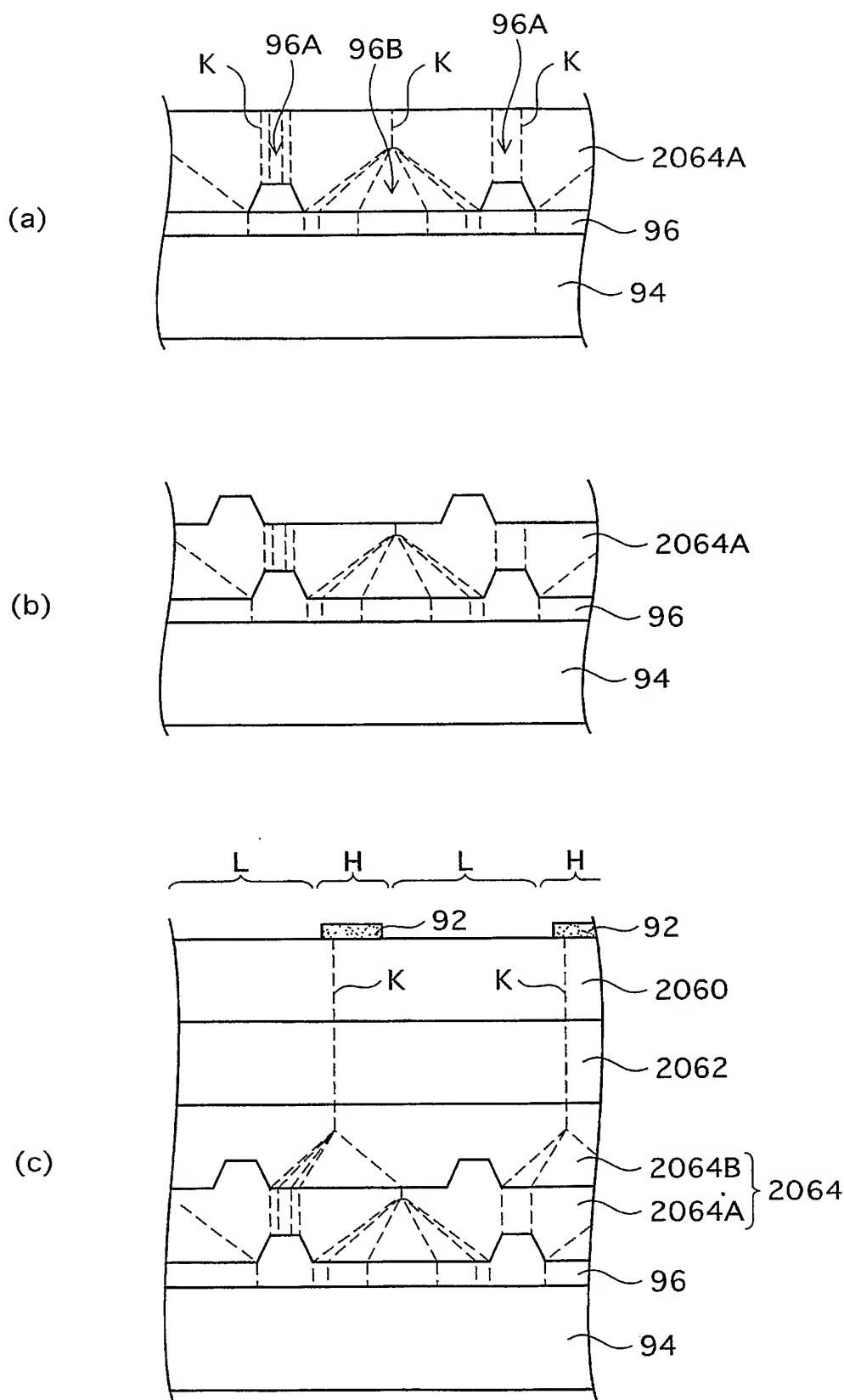
(d)



【図10】

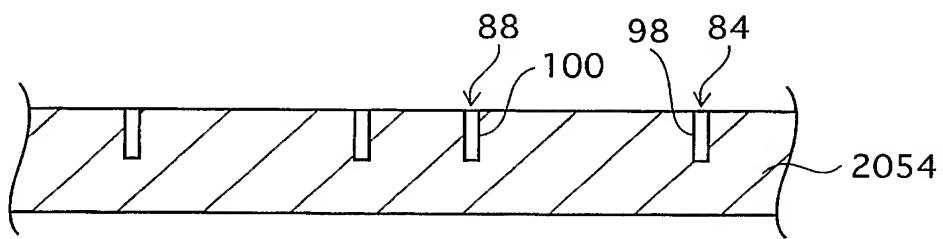


【図11】

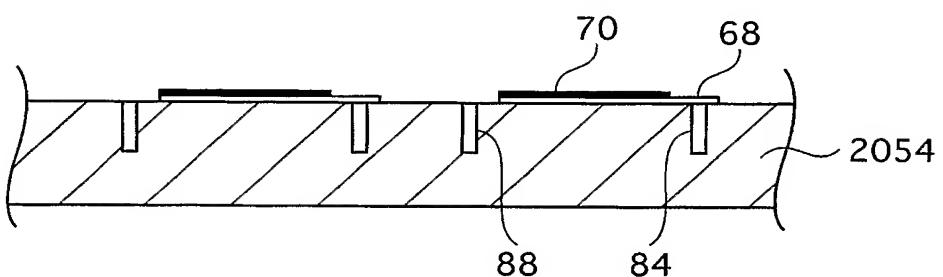


【図12】

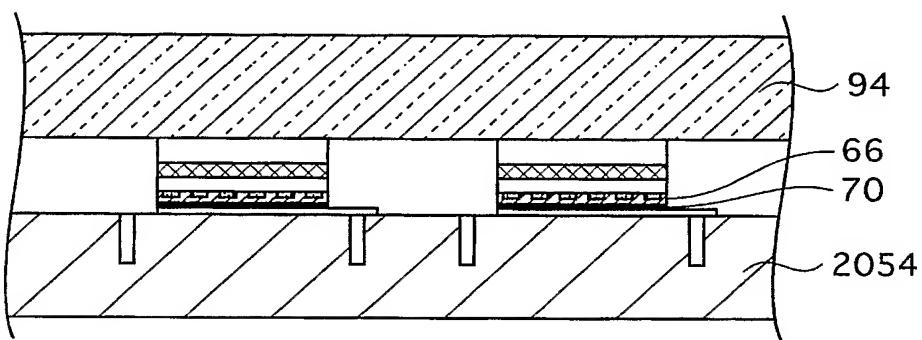
(e)



(f)

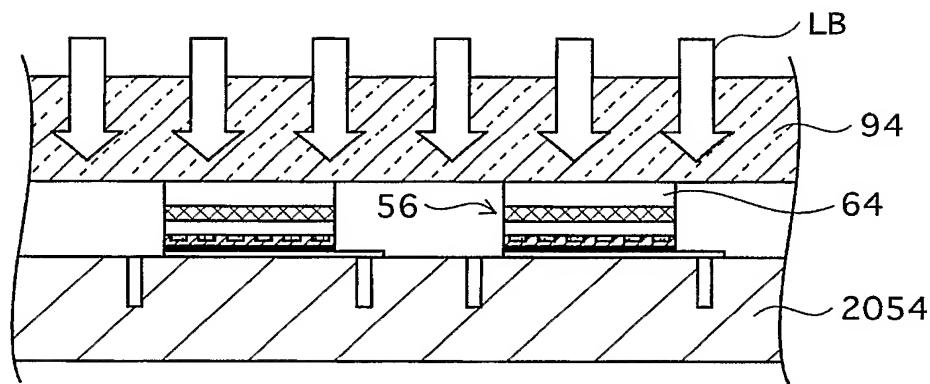


(g)

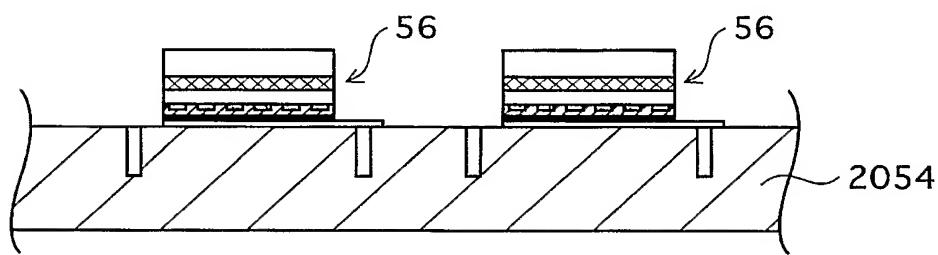


【図13】

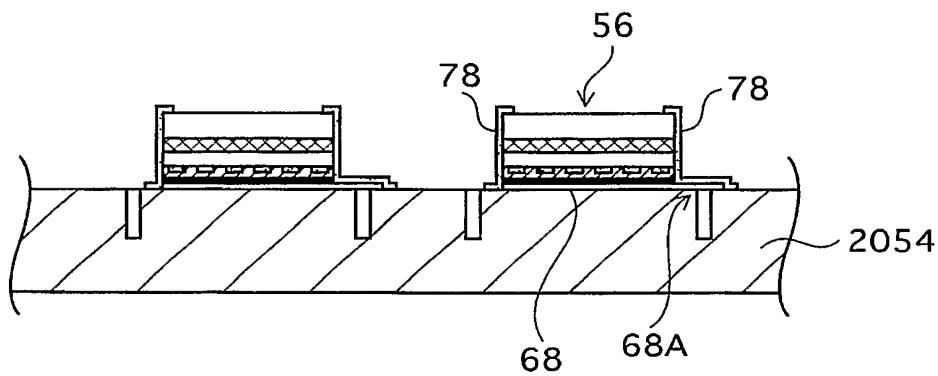
(h)



(i)

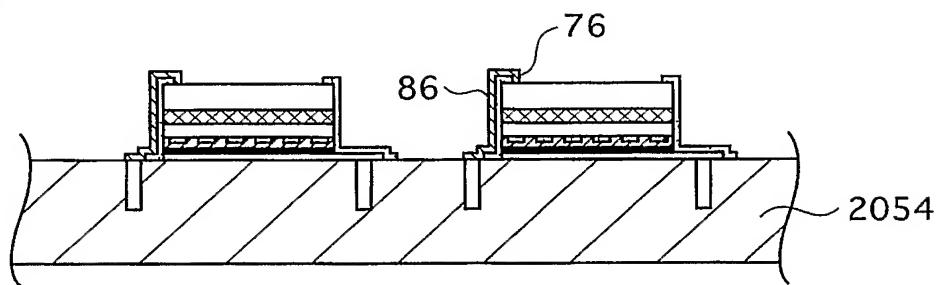


(j)

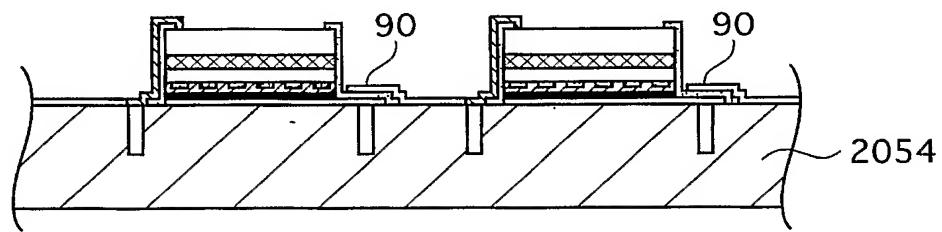


【図14】

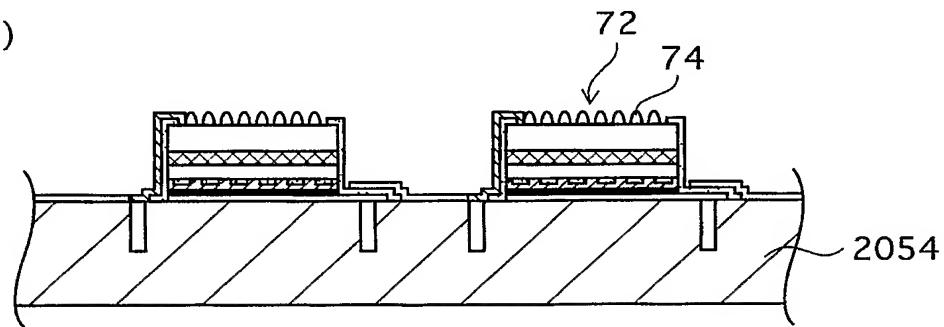
(k)



(l)

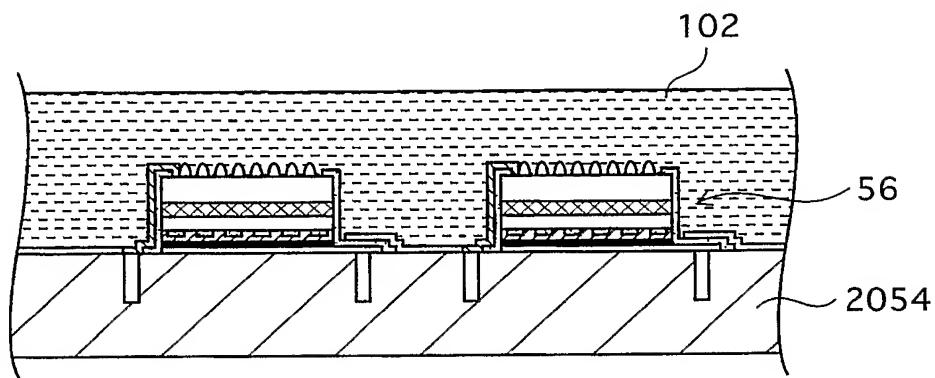


(m)

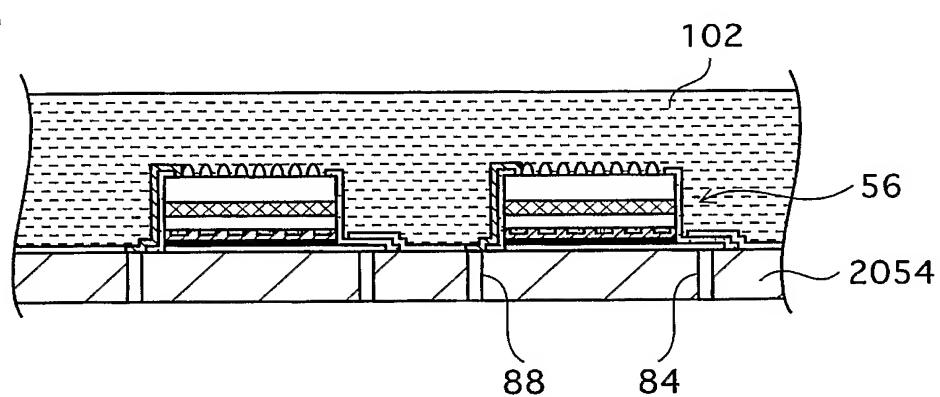


【図15】

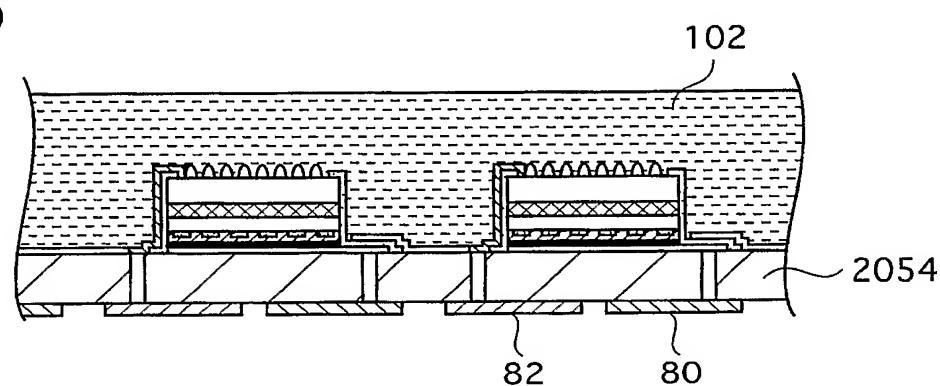
(n)



(o)

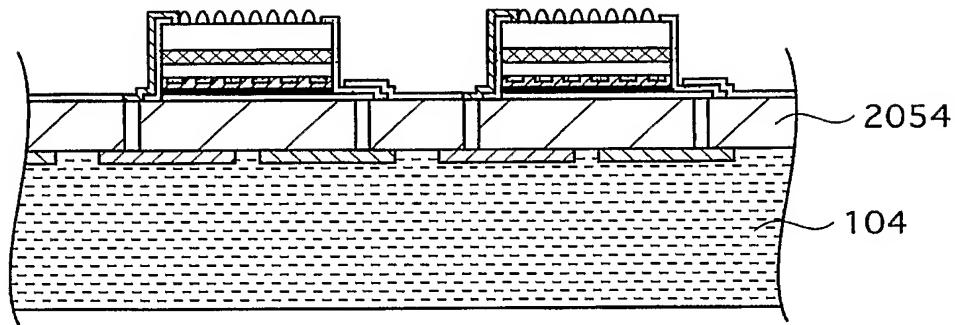


(p)

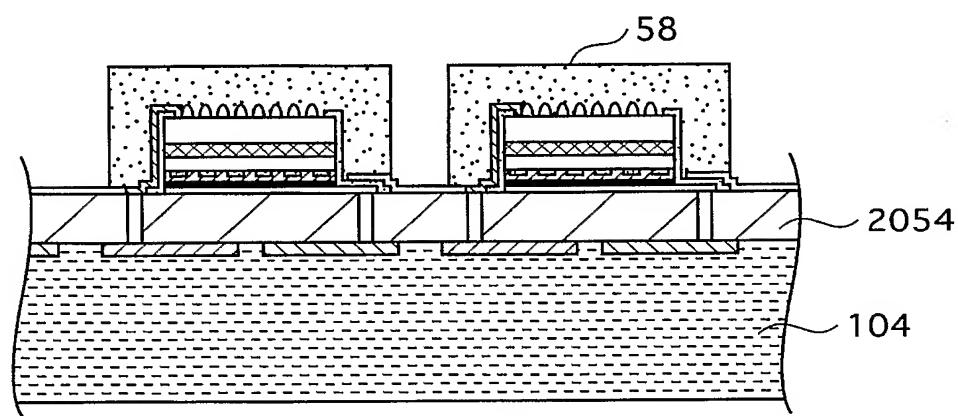


【図16】

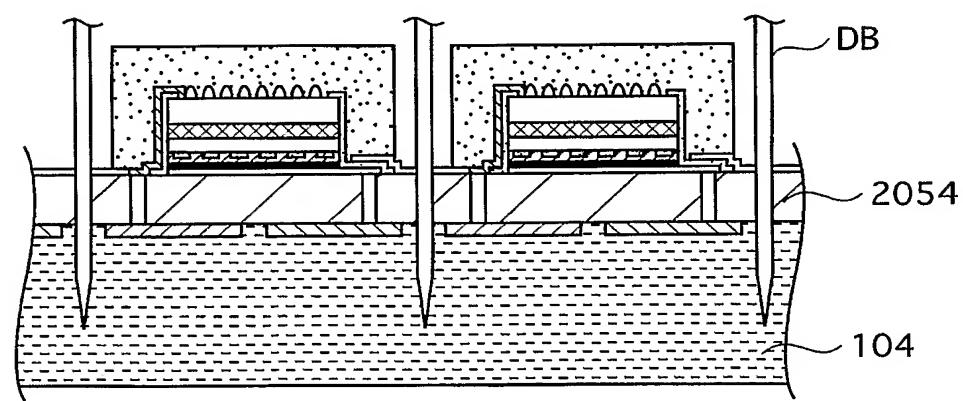
(q)



(r)

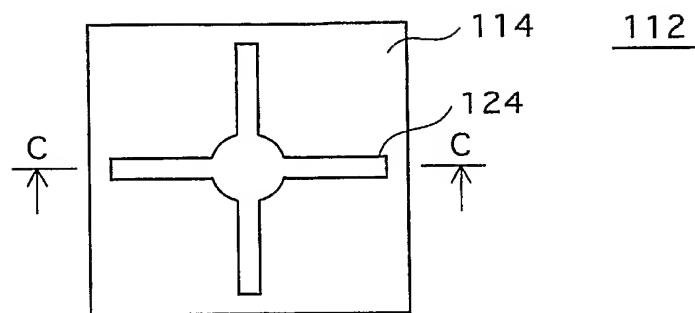


(s)

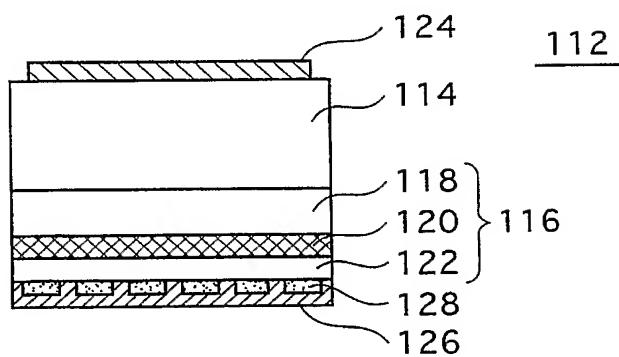


【図17】

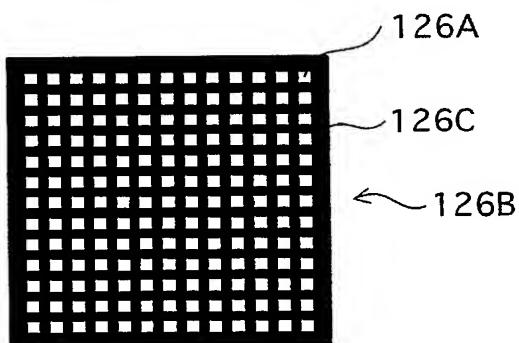
(a)



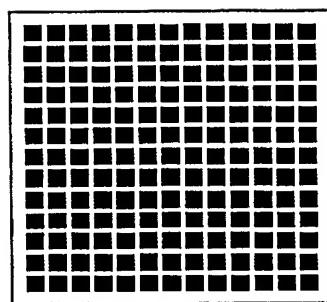
(b)



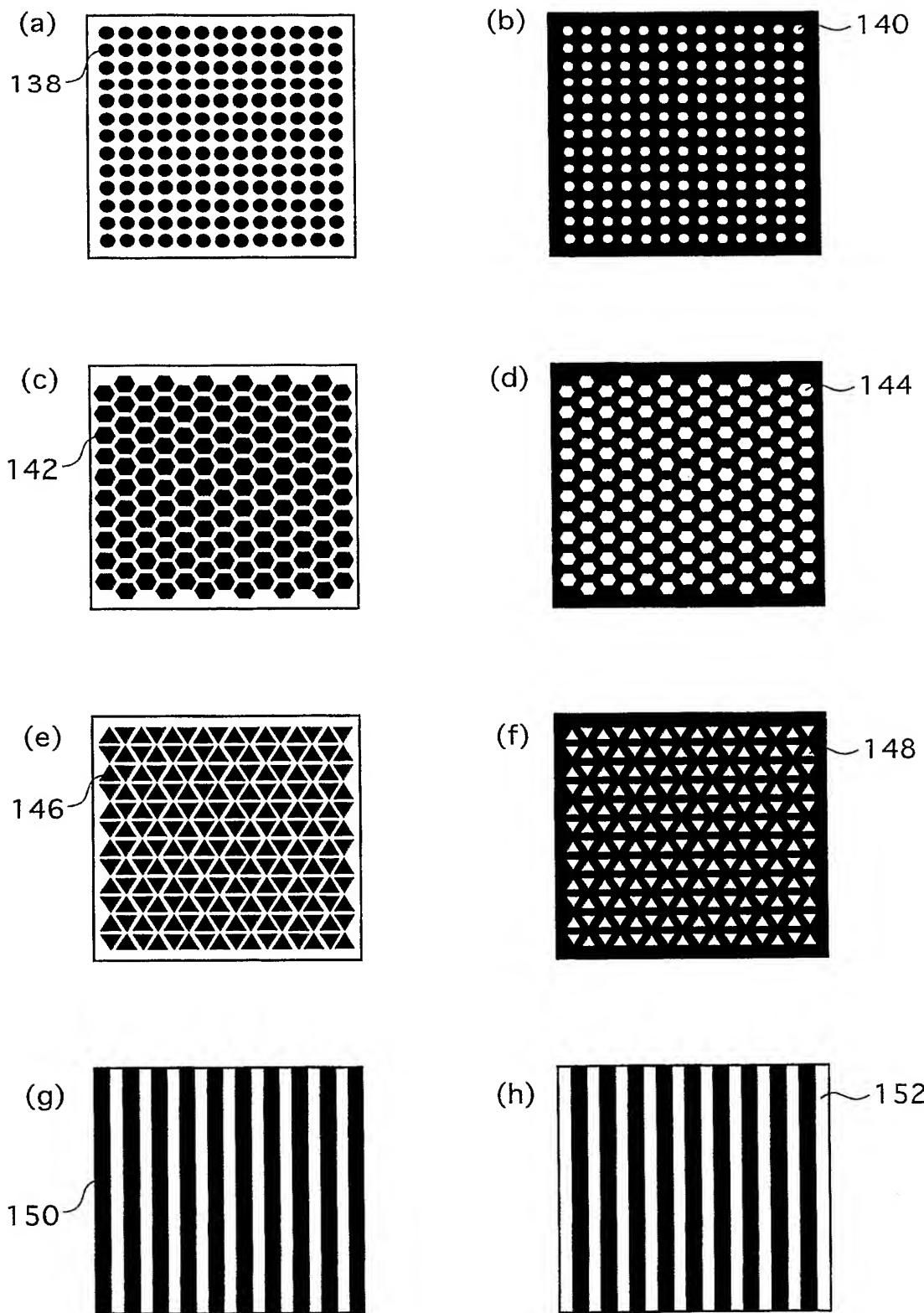
(c)



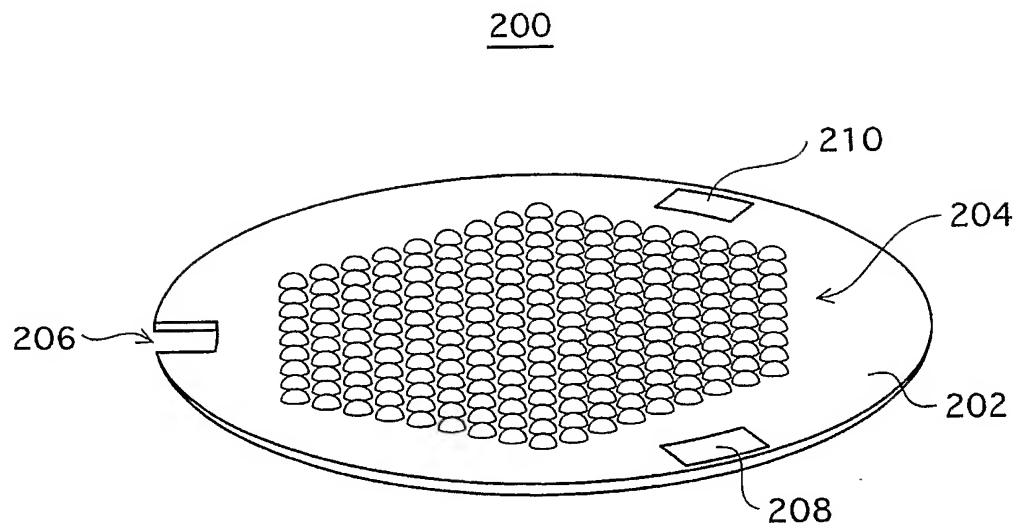
(d)



【図18】

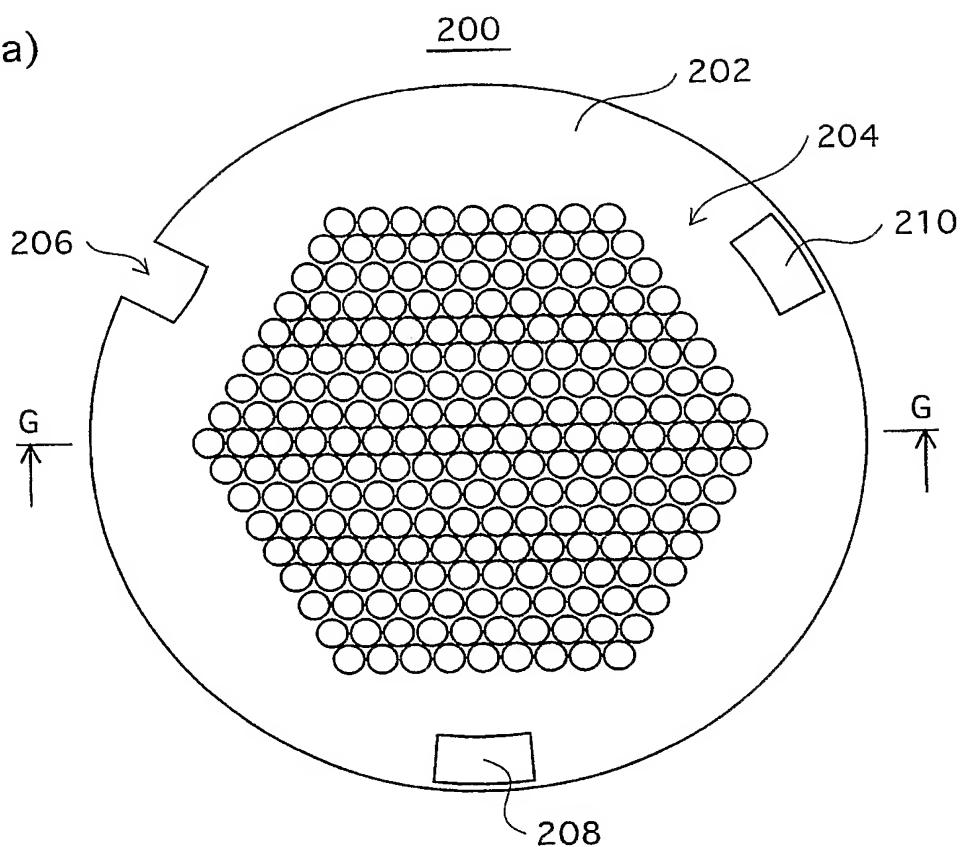


【図19】

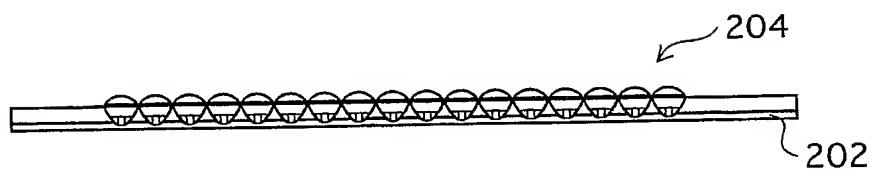


【図20】

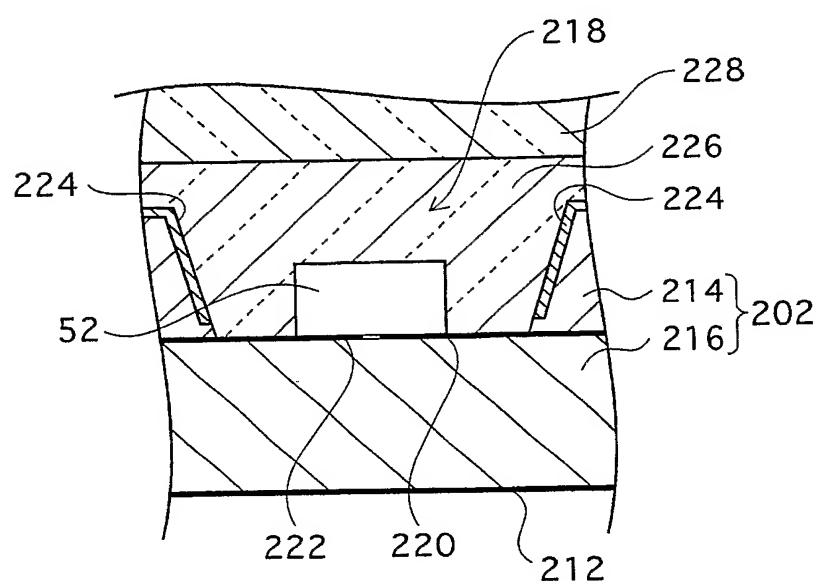
(a)



(b)

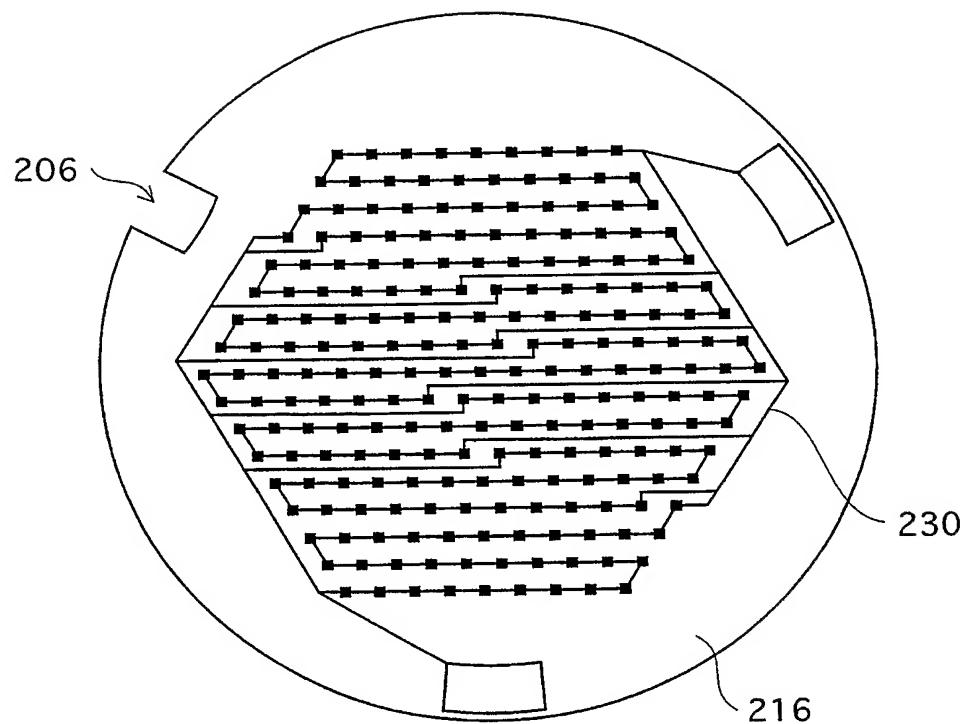


(c)

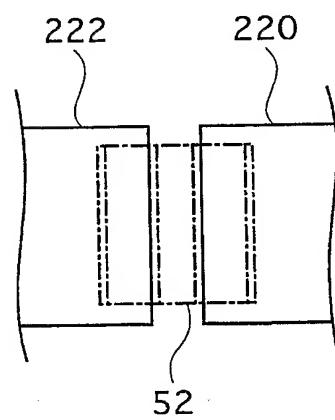


【図 21】

(a)

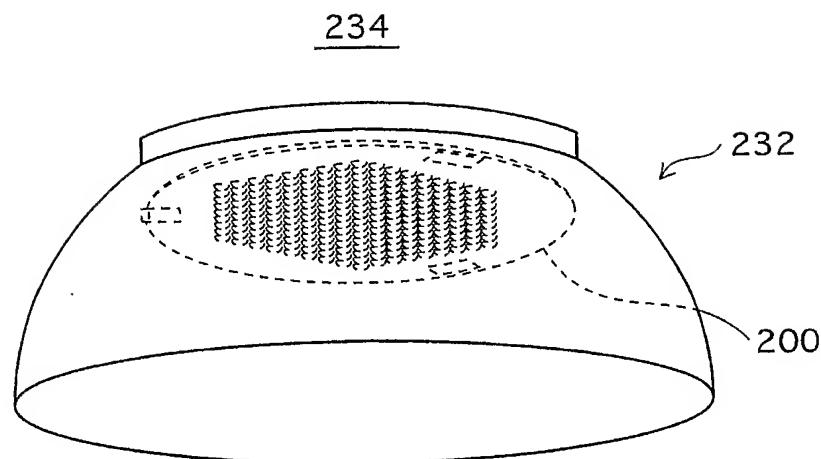


(b)

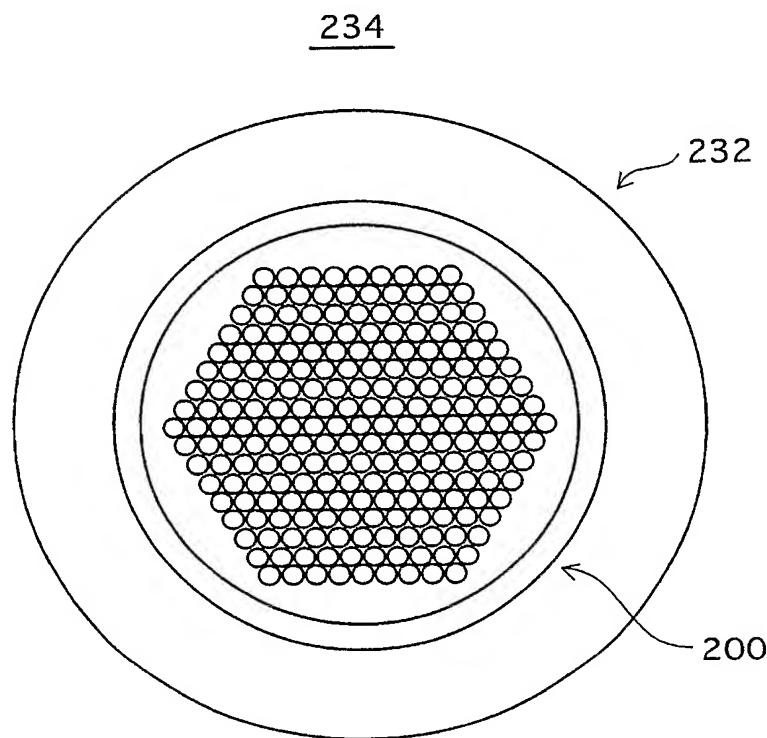


【図22】

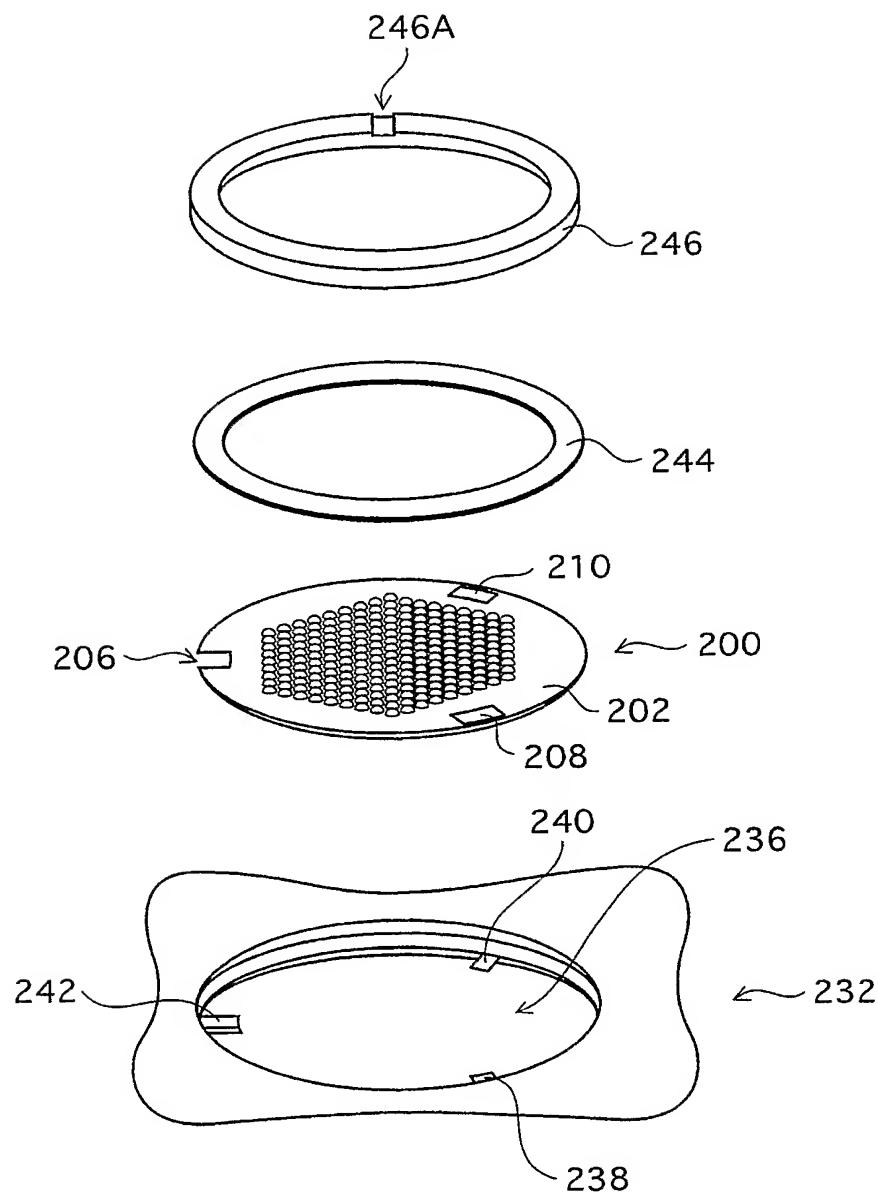
(a)



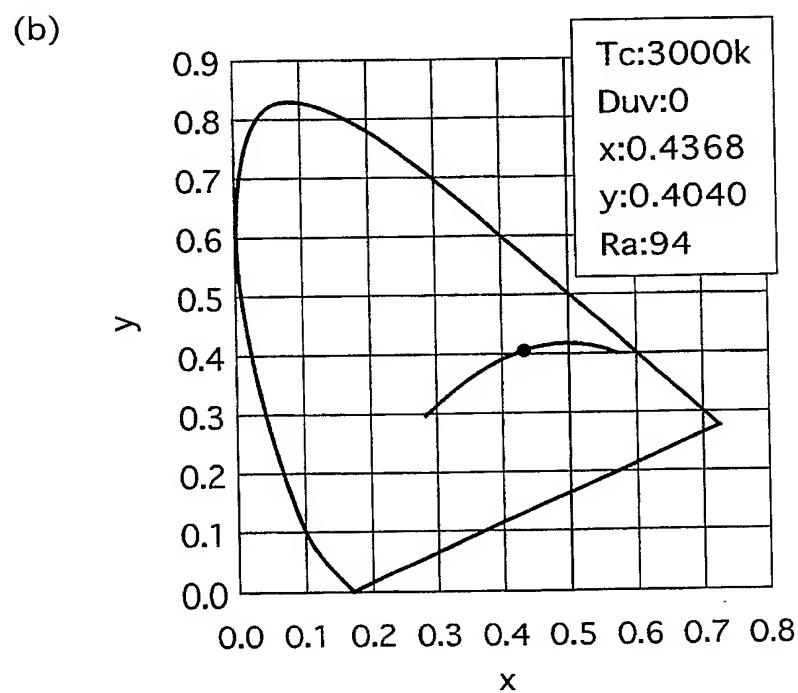
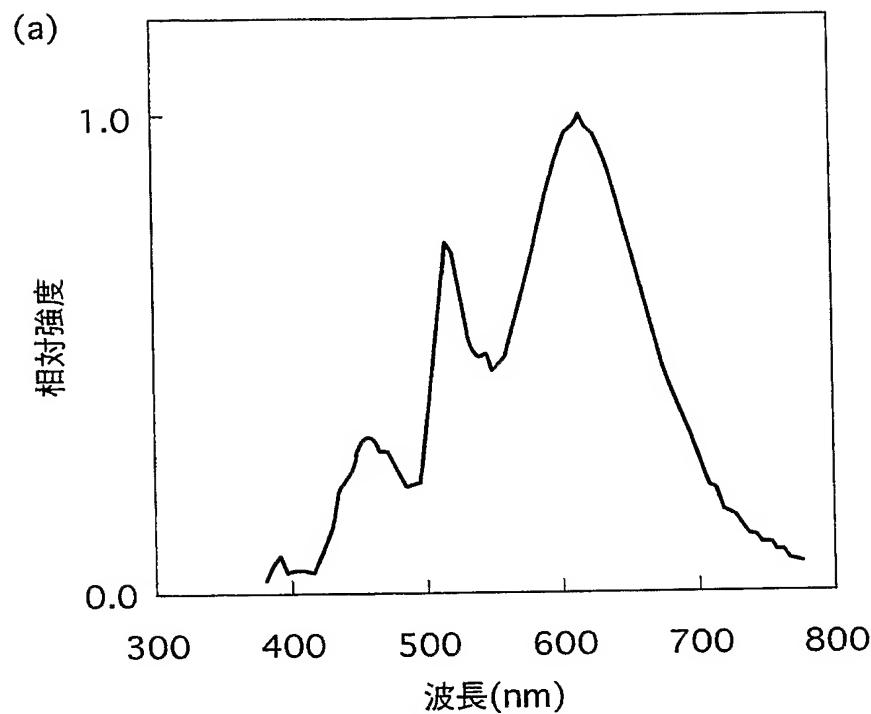
(b)



【図23】

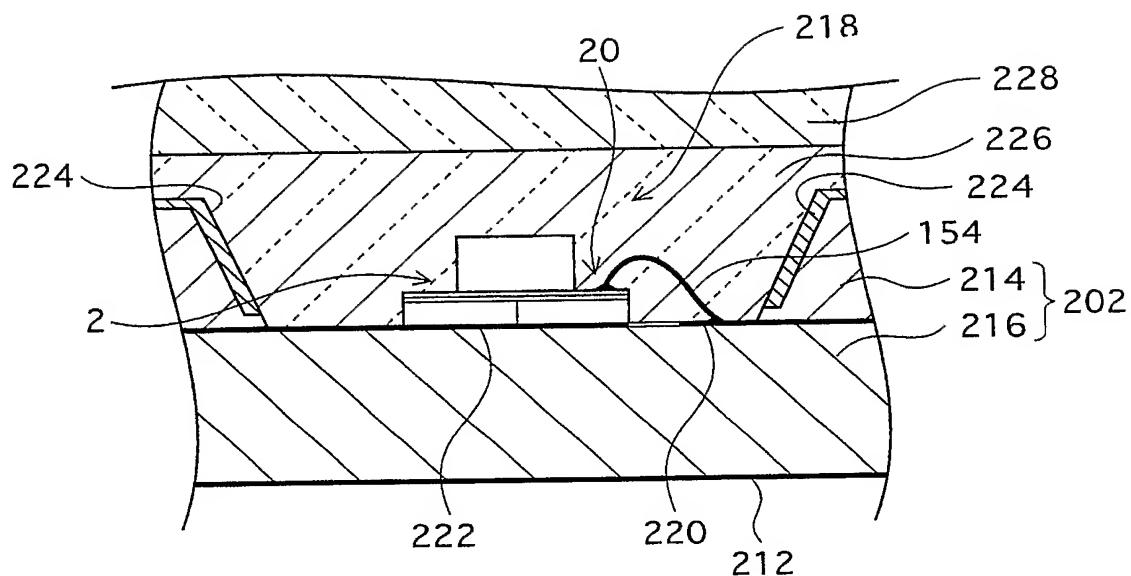


【図24】

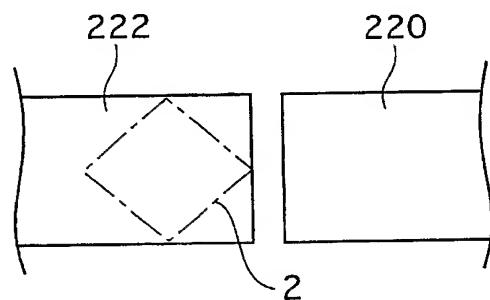


【図25】

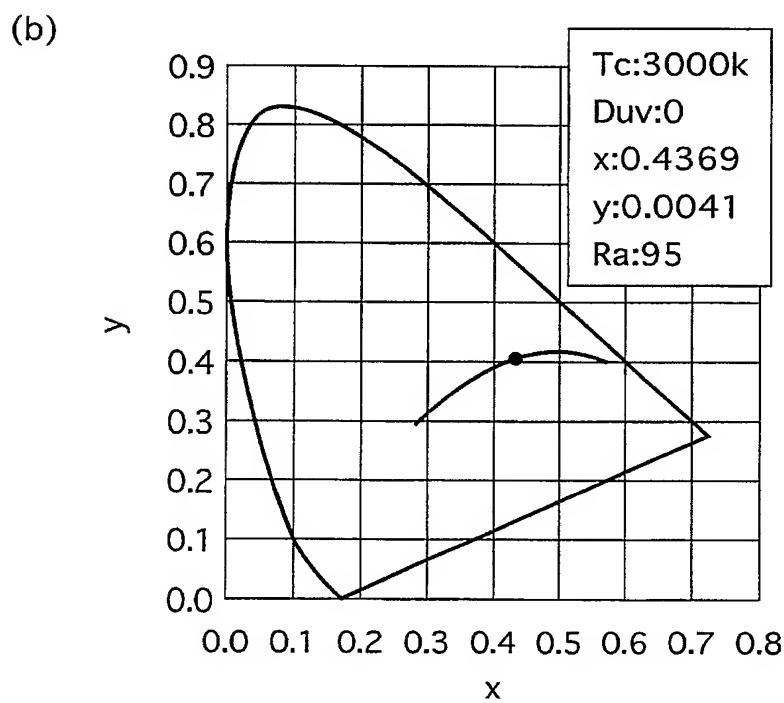
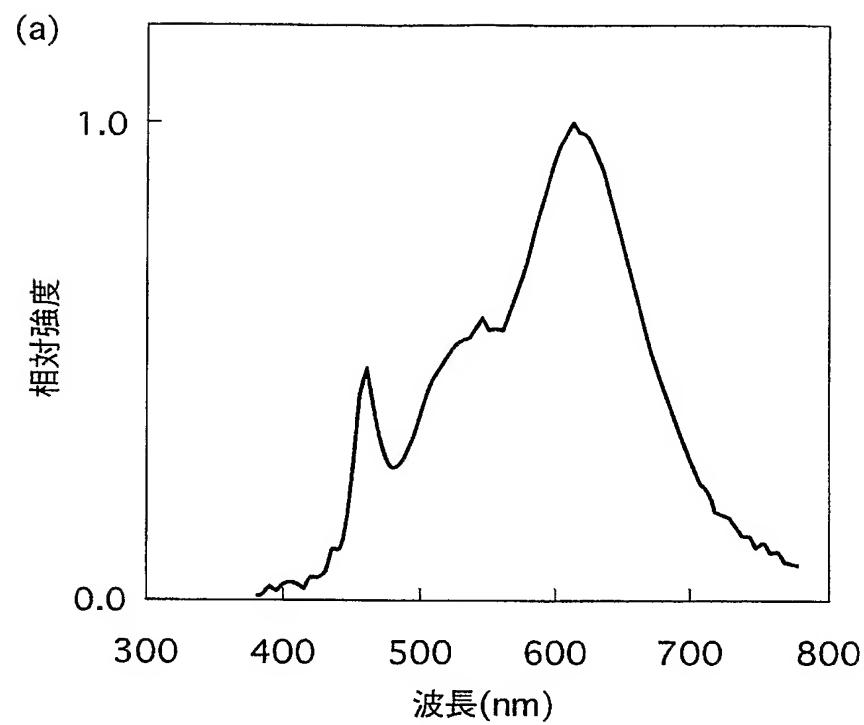
(a)



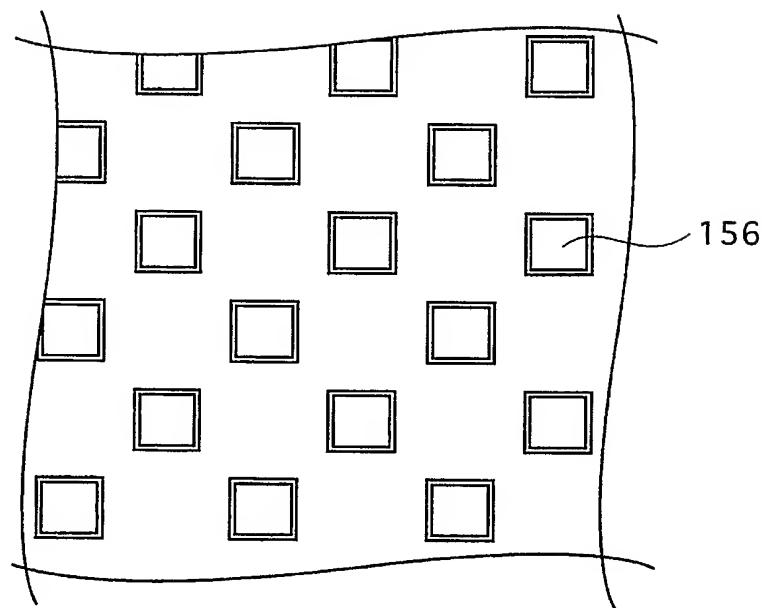
(b)



【図26】

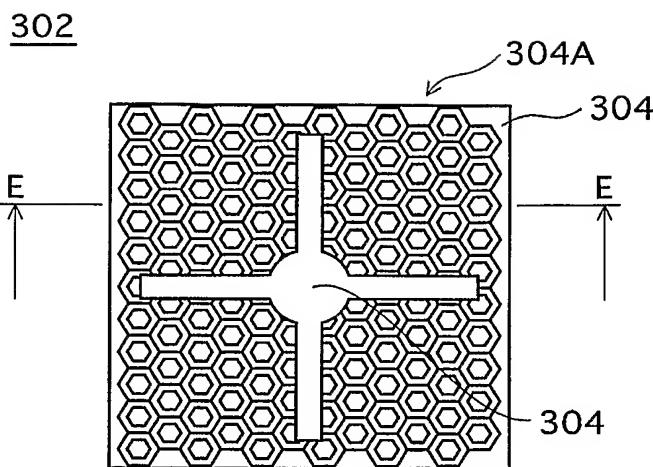


【図27】

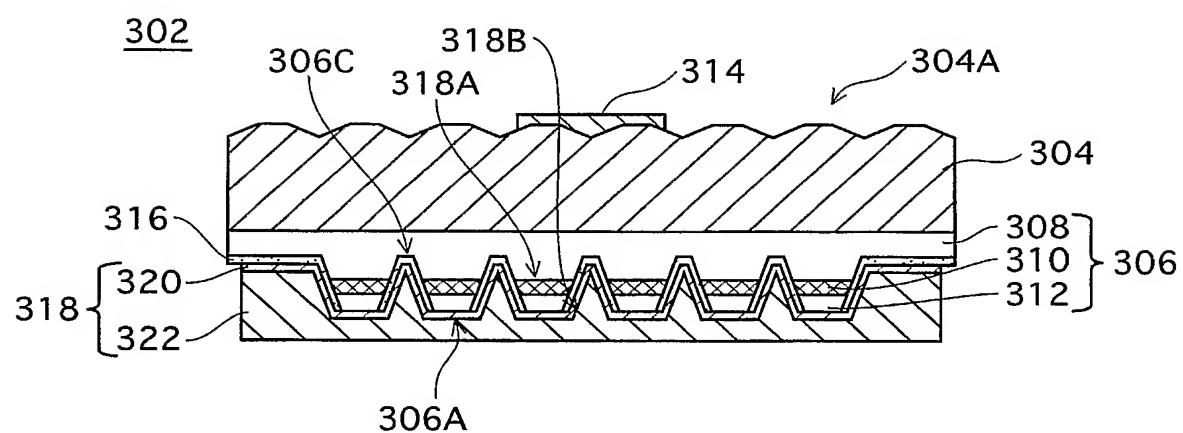


【図28】

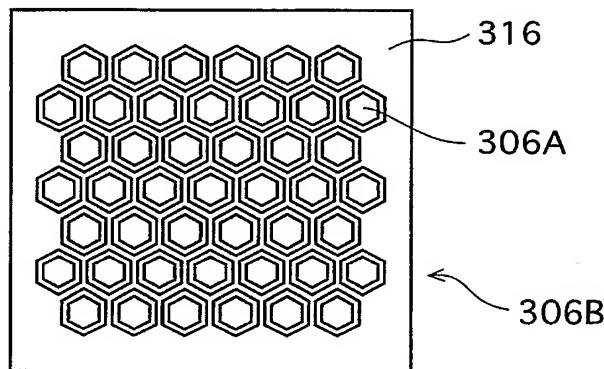
(a)



(b)

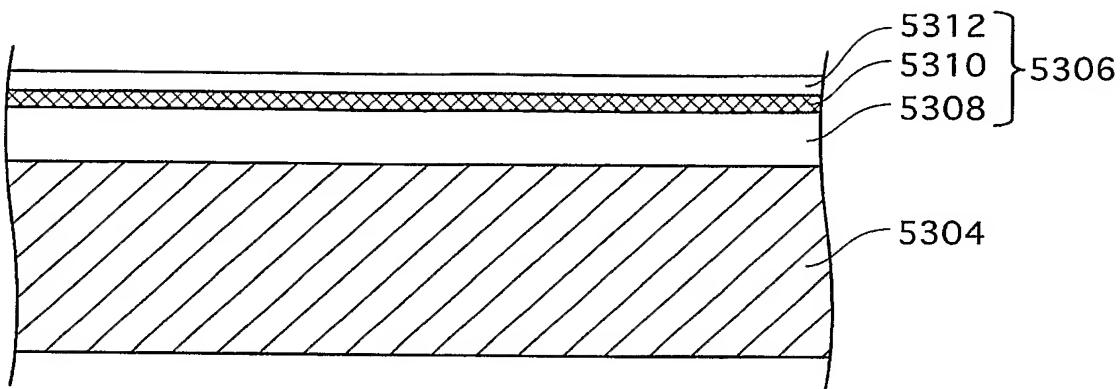


(c)

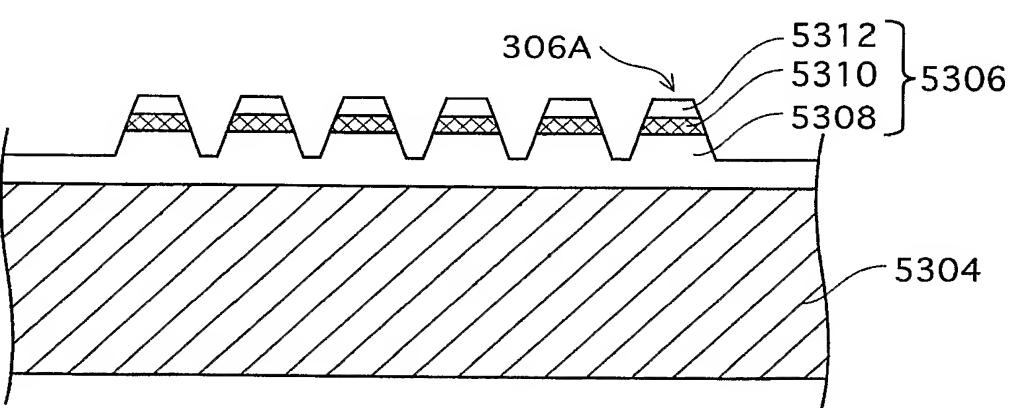


【図29】

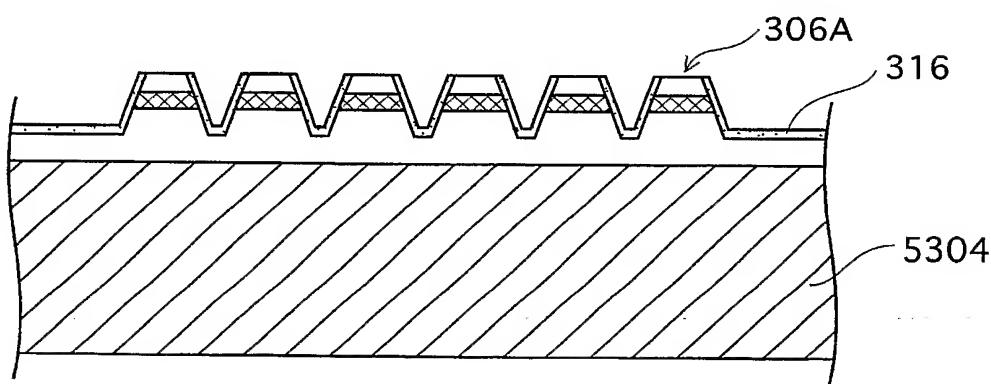
(a)



(b)

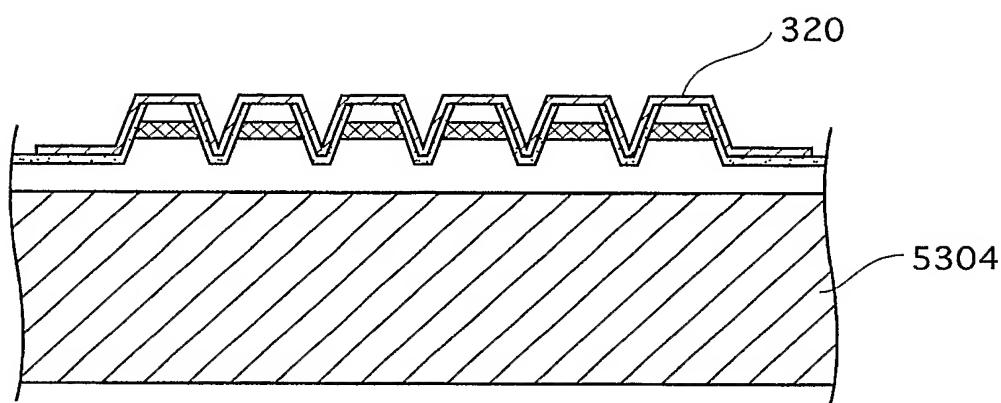


(b)

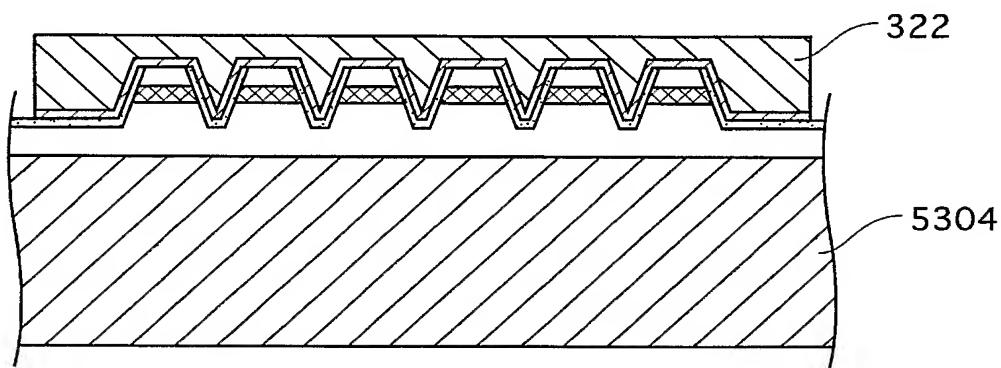


【図30】

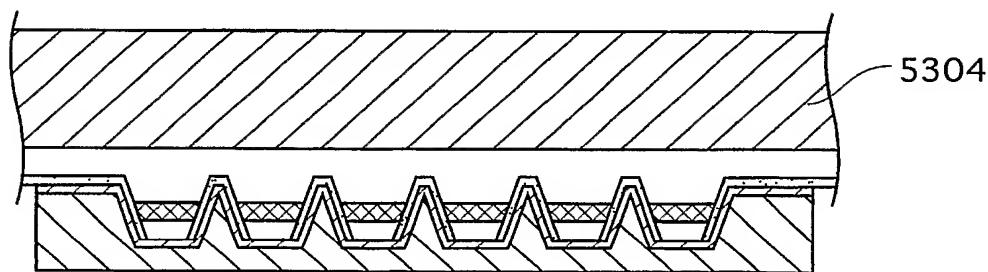
(d)



(e)

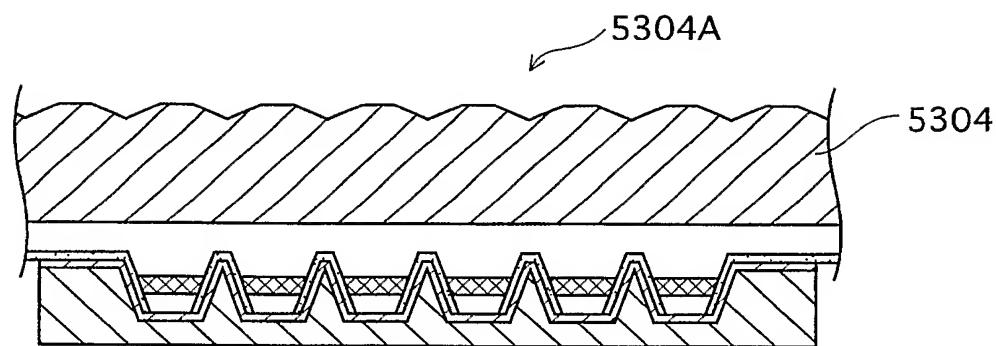


(f)

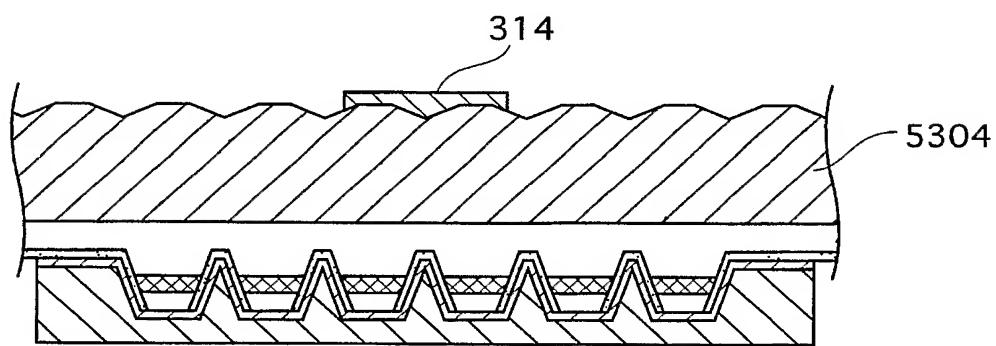


【図31】

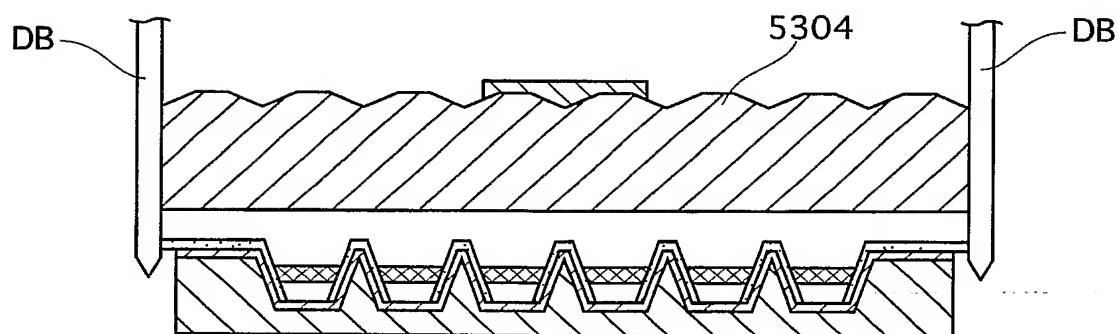
(g)



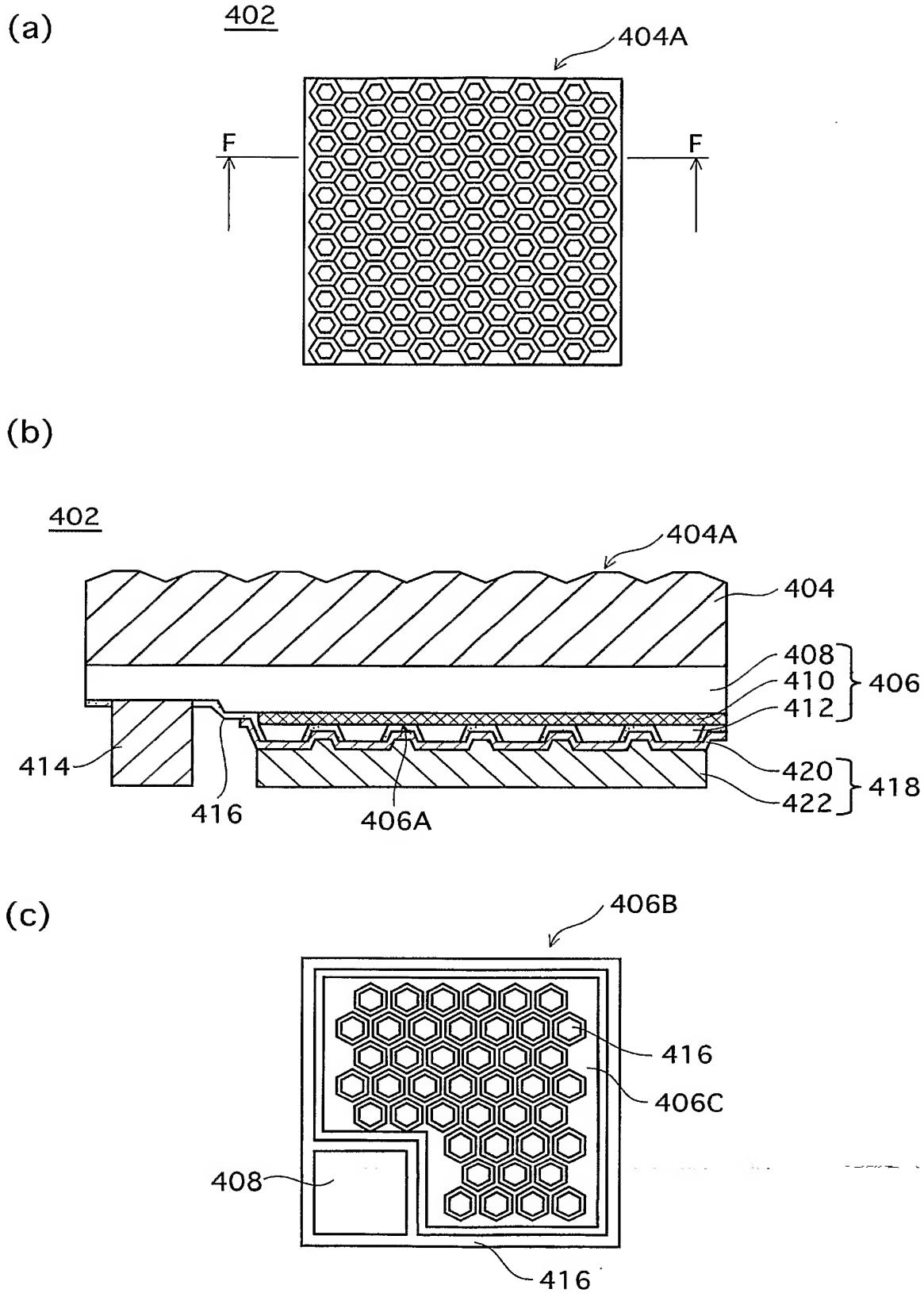
(h)



(i)

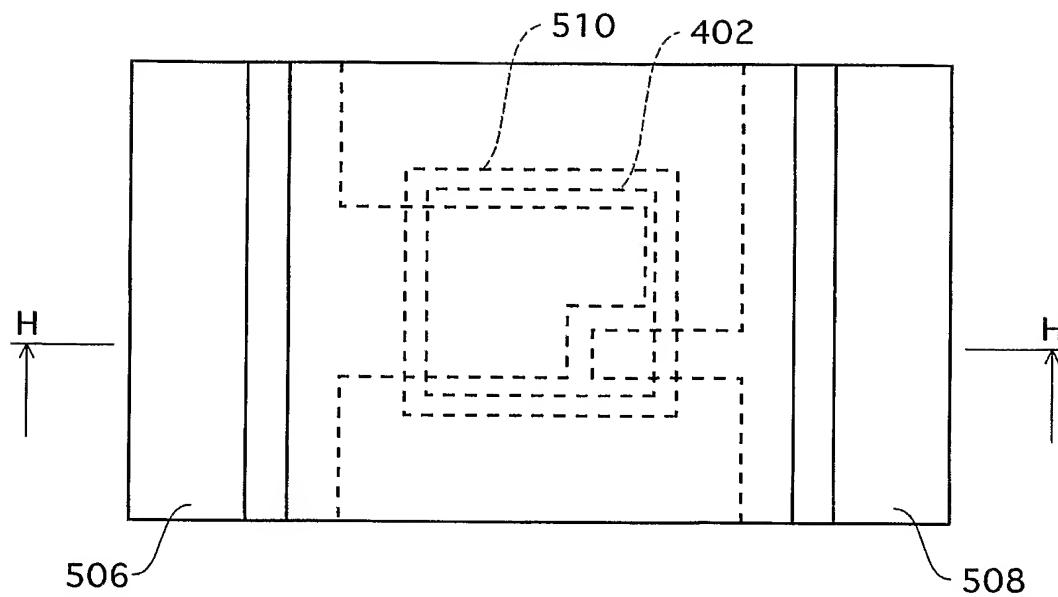


【図32】

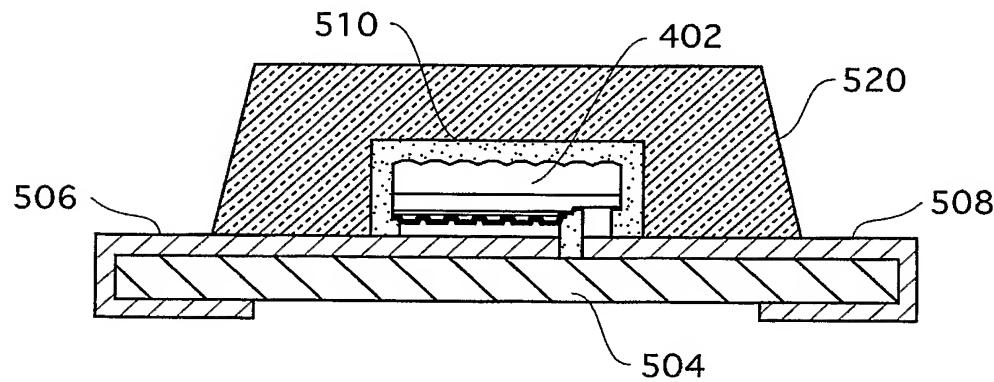


【図33】

(a)

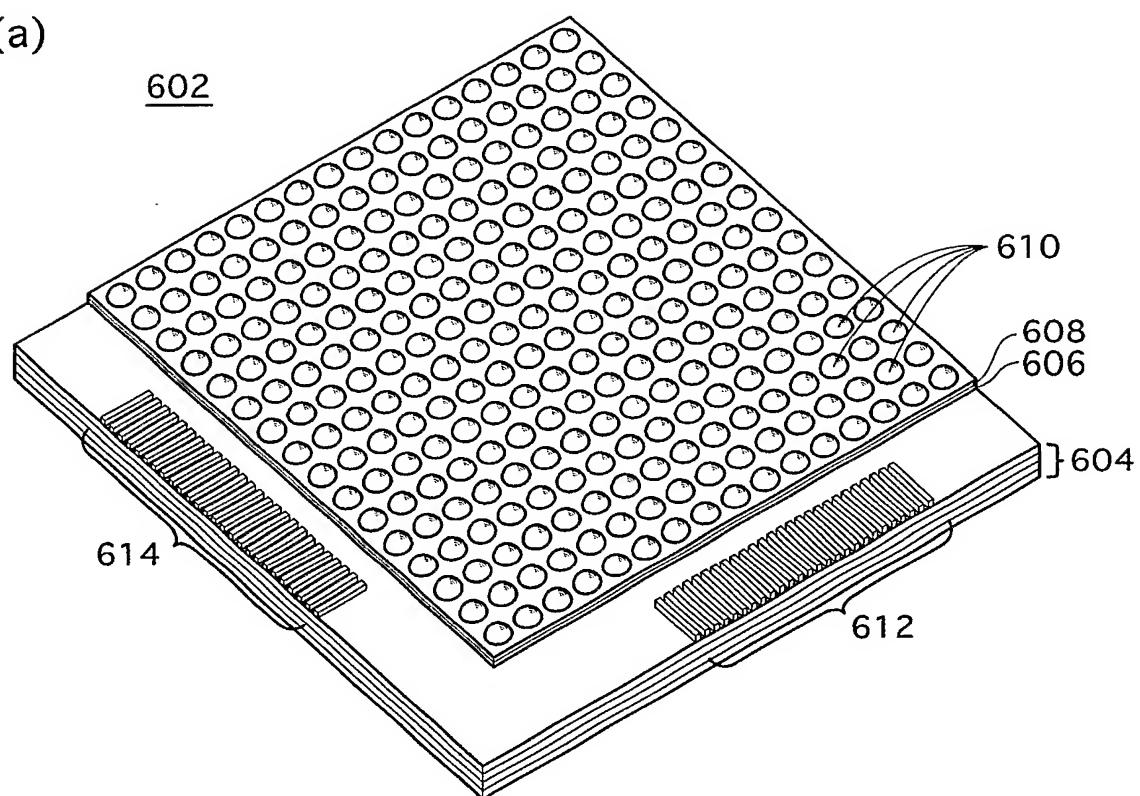
502

(b)

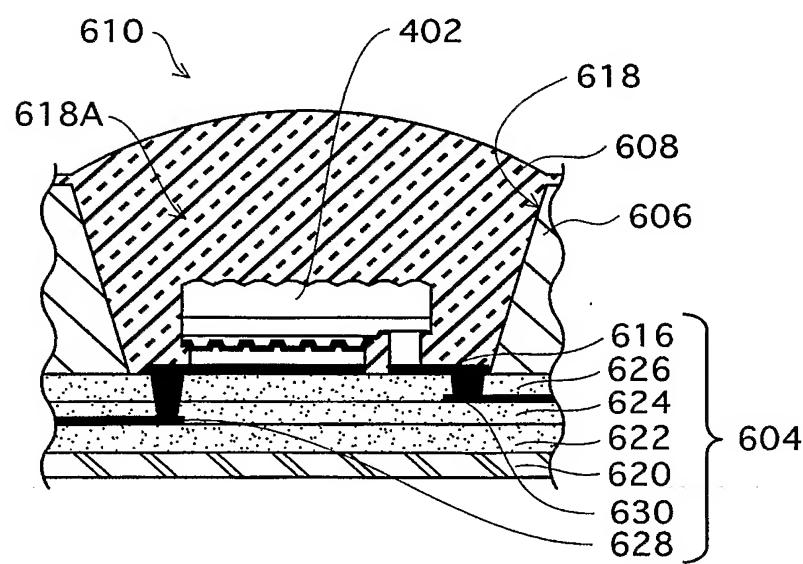
502

【図34】

(a)



(b)



【書類名】要約書

【要約】

【課題】発光層への注入電流を許容範囲に抑えつつ、発光効率を向上させることが可能な半導体発光装置を提供すること。

【解決手段】GaN系半導体からなるp-GaN層10とn-GaN層14とで多重量子井戸発光層12を挟んだ量子井戸構造を有し、n-GaN層14側から光を取り出す構成としたLEDチップ2において、p側電極16を以下の構成とした。p側電極16のp-GaN層10に臨む面を、円柱状をした複数の凸部24Aが略一様に分散されてなる凹凸面24Bに形成し、前記凸部24Aの頂部とp-GaN層10を接合することとした。

【選択図】

図1

特願 2004-208524

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住所 大阪府門真市大字門真1006番地  
氏名 松下電器産業株式会社